

(51) Int.Cl.	F I	テーマコード(参考)
H 0 3 K 17/08 (2006.01)	H 0 3 K 17/08	Z 5 H 7 4 0
H 0 3 K 17/082 (2006.01)	H 0 3 K 17/082	5 J 0 5 5
H 0 3 K 17/00 (2006.01)	H 0 3 K 17/00	B
H 0 2 M 1/00 (2007.01)	H 0 2 M 1/00	H
H 0 2 M 1/08 (2006.01)	H 0 2 M 1/08	A

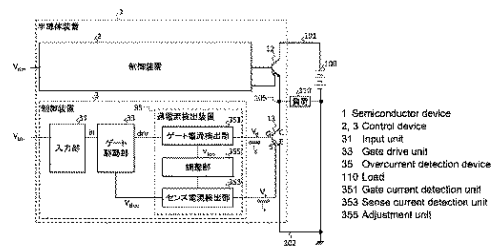
審査請求 有 予備審査請求 未請求 (全18頁) 最終頁に続く

<p>出願番号 特願2019-549145(P2019-549145)</p> <p>(21)国際出願番号 PCT/JP2018/032505</p> <p>(22)国際出願日 平成30年8月31日(2018.8.31)</p> <p>(31)優先権主張番号 特願2017-201422(P2017-201422)</p> <p>(32)優先日 平成29年10月17日(2017.10.17)</p> <p>(33)優先権主張国・地域又は機関 日本国(JP)</p>	<p>(71)出願人 000005234 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号</p> <p>(74)代理人 110000877 龍華国際特許業務法人</p> <p>(72)発明者 赤羽 正志 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内</p> <p>Fターム(参考) 5H740 BA11 BA12 BB05 BC01 BC02 JA01 JB01 MM11 5J055 AX34 BX16 CX07 CX20 DX09 DX56 EX07 EY01 EY03 EY13 EY21 EZ00 EZ07 EZ10 FX04 FX08 FX12 FX13 FX32 GX01 GX02 GX03 GX04</p> <p style="text-align: right;">最終頁に続く</p>
---	--

(54) 【発明の名称】 過電流検出装置、制御装置および過電流検出方法

(57) 【要約】

近年、過電流の検出精度の向上が望まれている。半導体素子へと流れるゲート電流が基準ゲート電流以上か否かを検出するゲート電流検出部と、前記半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上か否かを検出するセンス電流検出部と、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を前記基準センス電流に対して相対的に減少させる調整部と、を備える過電流検出装置が提供される。



1

## 【特許請求の範囲】

## 【請求項 1】

半導体素子へと流れるゲート電流が基準ゲート電流以上か否かを検出するゲート電流検出部と、前記半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上か否かを検出するセンス電流検出部と、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を前記基準センス電流に対して相対的に減少させる調整部と、を備える過電流検出装置。

## 【請求項 2】

前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を減少させる請求項 1 に記載の過電流検出装置。

## 【請求項 3】

前記センス電流検出部は、前記センスエミッタ端子および基準電位の間に電氣的に接続されるセンス電流検出抵抗と、前記センス電流検出抵抗に流れる前記センス電流により生じるセンス検出電圧を、前記基準センス電流に応じた基準電圧と比較するセンス電流検出コンパレータとを有し、前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流検出抵抗の抵抗値を小さくする請求項 1 または 2 に記載の過電流検出装置。

## 【請求項 4】

前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流検出抵抗の少なくとも一部をバイパスさせる請求項 3 に記載の過電流検出装置。

## 【請求項 5】

前記ゲート電流検出部は、前記半導体素子のゲートを駆動するゲート駆動信号を入力するゲート駆動端子および前記半導体素子のゲート端子の間に電氣的に接続されるゲート電流検出抵抗と、前記ゲート電流が前記ゲート電流検出抵抗に流れることにより生じるゲート検出電圧が、前記基準ゲート電流に応じた電圧以上か否かを検出するゲート電流検出コンパレータとを有する請求項 1 から 4 のいずれか一項に記載の過電流検出装置。

## 【請求項 6】

前記ゲート電流検出部は、前記ゲート電流検出抵抗の前記ゲート駆動端子側の電圧を分圧する第 1 抵抗分圧器と、前記ゲート電流検出抵抗の前記ゲート端子側の電圧を分圧する第 2 抵抗分圧器とを更に有し、

2

前記ゲート電流検出コンパレータは、前記第 1 抵抗分圧器により分圧された電圧および前記第 2 抵抗分圧器により分圧された電圧を入力する請求項 5 に記載の過電流検出装置。

## 【請求項 7】

前記第 1 抵抗分圧器および前記第 2 抵抗分圧器は、分圧比が互いに異なる請求項 6 に記載の過電流検出装置。

## 【請求項 8】

入力信号に応じて前記半導体素子のゲートを駆動するための前記ゲート駆動信号を出力するゲート駆動部と、請求項 5 から 7 のいずれか一項に記載の過電流検出装置とを備える制御装置。

## 【請求項 9】

前記ゲート駆動部は、前記センス電流が前記基準センス電流以上であることを前記過電流検出装置が検出したことに応じて、前記半導体素子をオフ状態とさせる前記ゲート駆動信号を出力する請求項 8 に記載の制御装置。

## 【請求項 10】

半導体素子へと流れるゲート電流が基準ゲート電流以上か否かを検出するゲート電流検出段階と、前記半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上か否かを検出するセンス電流検出段階と、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を前記基準センス電流に対して相対的に減少させる調整段階と、を備える過電流検出方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、過電流検出装置、制御装置および過電流検出方法に関する。

## 【背景技術】

## 【0002】

従来、過電流の発生時に電力制御を停止して素子の破壊を防止する技術が提案されている（例えば、特許文献 1～4 参照）。

特許文献 1 特開 2006 - 32393 号公報

特許文献 2 特開 2015 - 53749 号公報

特許文献 3 特開 2015 - 139271 号公報

特許文献 4 特開平 6 - 120787 号公報

## 【解決しようとする課題】

## 【0003】

近年、過電流の検出精度の向上が望まれている。

## 【一般的開示】

## 【0004】

## （項目 1）

本発明の第 1 の態様においては、過電流検出装置が提供される。過電流検出装置は、半導体素子へと流れるゲ

10

20

30

40

50

3

ト電流が基準ゲート電流以上か否かを検出するゲート電流検出部を備えてよい。過電流検出装置は、半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上か否かを検出するセンス電流検出部を備えてよい。過電流検出装置は、ゲート電流が基準ゲート電流以上であることを条件として、センス電流の検出値を基準センス電流に対して相対的に減少させる調整部を備えてよい。

【 0 0 0 5 】

( 項目 2 )

調整部は、ゲート電流が基準ゲート電流以上であることを条件として、センス電流の検出値を減少させてよい。

【 0 0 0 6 】

( 項目 3 )

センス電流検出部は、センスエミッタ端子および基準電位の間電氣的に接続されるセンス電流検出抵抗を有してよい。センス電流検出部は、センス電流検出抵抗に流れるセンス電流により生じるセンス検出電圧を、基準センス電流に応じた基準電圧と比較するセンス電流検出コンパレータを有してよい。調整部は、ゲート電流が基準ゲート電流以上であることを条件として、センス電流検出抵抗の抵抗値を小さくしてよい。

【 0 0 0 7 】

( 項目 4 )

調整部は、ゲート電流が基準ゲート電流以上であることを条件として、センス電流検出抵抗の少なくとも一部をバイパスさせてよい。

【 0 0 0 8 】

( 項目 5 )

ゲート電流検出部は、半導体素子のゲートを駆動するゲート駆動信号を入力するゲート駆動端子および半導体素子のゲート端子の間電氣的に接続されるゲート電流検出抵抗を有してよい。ゲート電流検出部は、ゲート電流がゲート電流検出抵抗に流れることにより生じるゲート検出電圧が、基準ゲート電流に応じた電圧以上か否かを検出するゲート電流検出コンパレータを有してよい。

【 0 0 0 9 】

( 項目 6 )

ゲート電流検出部は、ゲート電流検出抵抗のゲート駆動端子側の電圧を分圧する第 1 抵抗分圧器を有してよい。ゲート電流検出部は、ゲート電流検出抵抗のゲート端子側の電圧を分圧する第 2 抵抗分圧器を有してよい。ゲート電流検出コンパレータは、第 1 抵抗分圧器により分圧された電圧および第 2 抵抗分圧器により分圧された電圧を入力してよい。

【 0 0 1 0 】

( 項目 7 )

第 1 抵抗分圧器および第 2 抵抗分圧器は、分圧比が互いに異なってよい。

【 0 0 1 1 】

4

( 項目 8 )

本発明の第 2 の態様においては、制御装置が提供される。制御装置は、入力信号に応じて半導体素子のゲートを駆動するためのゲート駆動信号を出力するゲート駆動部を備えてよい。制御装置は、第 1 の態様の過電流検出装置を備えてよい。

【 0 0 1 2 】

( 項目 9 )

ゲート駆動部は、センス電流が基準センス電流以上であることを過電流検出装置が検出したことに応じて、半導体素子をオフ状態とさせてよい。

【 0 0 1 3 】

( 項目 1 0 )

本発明の第 3 の態様においては、過電流検出方法が提供される。過電流検出方法は、半導体素子へと流れるゲート電流が基準ゲート電流以上か否かを検出するゲート電流検出段階を備えてよい。過電流検出方法は、半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上か否かを検出するセンス電流検出段階を備えてよい。過電流検出方法は、ゲート電流が基準ゲート電流以上であることを条件として、センス電流の検出値を基準センス電流に対して相対的に減少させる調整段階を備えてよい。

【 0 0 1 4 】

なお、上記の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【 図面の簡単な説明 】

【 0 0 1 5 】

【 図 1 】 本実施形態に係る半導体装置を示す。

【 図 2 】 ゲート電流検出部を示す。

【 図 3 】 センス電流検出部および調整部を示す。

【 図 4 】 本実施形態に係る過電流の検出方法を示す。

【 図 5 】 半導体素子のターンオン時の動作波形を示す。

【 図 6 】 ゲート電流検出部の変形例を示す。

【 図 7 】 センス電流検出部の変形例を示す。

【 発明を実施するための形態 】

【 0 0 1 6 】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【 0 0 1 7 】

図 1 は、本実施形態に係る半導体装置 1 を示す。なお、図中の白抜きの矢印記号は電流を示す。

【 0 0 1 8 】

半導体装置 1 は、一例としてモータ駆動および電力供給などに用いられるインテリジェントパワーモジュールであってよく、正側電源線 1 0 1 および負側電源線 1 0 2

10

20

30

40

50

5

と、電源出力端子105との接続を切り換えることで電源出力端子105から交流電圧を出力してよい。ここで、正側電源線101は直流電源100の正極に接続されてよく、負側電源線102はグラウンドに接続されてよい。これにより、正側電源線101および負側電源線102の間には例えば600～800Vの直流電圧が印加されてよい。電源出力端子105とグラウンドとの間には1または複数の負荷110が接続されてよい。

【0019】

半導体装置1は、直列に接続されたハイサイド、ローサイドの半導体素子12, 13と、半導体素子12に対応付けられた制御装置2と、半導体素子13に対応付けられた制御装置3とを備える。

【0020】

半導体素子12, 13は、正側電源線101および負側電源線102の間に直列に順次接続されている。半導体素子12, 13の midpoint には電源出力端子105が接続されてよい。

【0021】

半導体素子12, 13は、後述の制御装置2, 3によってオン/オフが切り換えられるスイッチ素子であってよい。一例として、半導体素子12, 13は、電力変換装置における下アームおよび上アームであってよい。

【0022】

半導体素子12, 13の少なくとも一方は、ワイドギャップ半導体を有してよい。ワイドバンドギャップ半導体とは、シリコン半導体よりもバンドギャップが大きい半導体であり、例えばSiC、GaN、ダイヤモンド、窒化ガリウム系材料、酸化ガリウム系材料、AlN、AlGaN、または、ZnOなどの半導体である。ワイドギャップ半導体を有するスイッチ素子は、シリコン半導体のみを有する素子よりもスイッチング速度を向上させることが可能である。

【0023】

また、半導体素子12, 13は一例として電圧駆動型のトランジスタでよく、本実施形態では一例としてIGBTである。半導体素子12, 13はMOSFETなどの電界効果トランジスタでもよい。

【0024】

制御装置2, 3は、入力信号 $V_{H_{in}}$ ,  $V_{L_{in}}$ に応じて半導体素子12, 13を制御する。なお、制御装置2の構成は制御装置3と同様であるため、説明を省略する。

【0025】

制御装置3は、入力部31、ゲート駆動部33および過電流検出装置35を有する。入力部31およびゲート駆動部33はそれぞれ電気回路として形成されてよい。

【0026】

入力部31は、入力信号 $V_{L_{in}}$ から矩形信号inを生成する。例えば、入力部31は、入力信号 $V_{L_{in}}$ が閾

6

値電圧より大きい場合にハイとなる矩形信号inを生成してよい。入力部31は、矩形信号inをゲート駆動部33に供給してよい。

【0027】

ゲート駆動部33は、入力信号に応じ、半導体素子13のゲート端子(G)を駆動するためのゲート駆動信号drvを出力する。例えば、ゲート駆動部33は、入力される矩形信号inがハイになったことに応じてゲート駆動信号drvを生成し、過電流検出装置35を介して半導体素子13のゲート端子(G)に供給してよい。

【0028】

ゲート駆動部33は、過電流検出装置35により過電流が検出されたことに応じて、半導体素子13をオフ状態とさせるゲート駆動信号を出力してよい。例えば、ゲート駆動部33は、ローサイドの半導体素子13の過電流が過電流検出装置35により検出されたことに応じて、ローサイドの半導体素子13をオフ状態とさせてよい。

【0029】

過電流検出装置35は、半導体素子13の過電流を検出する。過電流検出装置35は、ゲート電流検出部351と、センス電流検出部353と、調整部355とを含む。ゲート電流検出部351、センス電流検出部353および調整部355はそれぞれ電気回路として形成されてよい。

【0030】

ゲート電流検出部351は、半導体素子13へと流れるゲート電流 $I_g$ が基準ゲート電流 $I_{g_{th}}$ 以上であるか否かを検出する。本実施形態では一例として半導体素子13はIGBTであるため、ゲート電流 $I_g$ が基準ゲート電流 $I_{g_{th}}$ 以上であるか否かの検出により、半導体素子13が定常オン状態になるまでの過渡期間が検出される。過渡期間には、半導体素子13のセンスエミッタ端子(S)を流れるセンス電流 $I_s$ も過渡的な波形を示す。

【0031】

ここで、基準ゲート電流 $I_{g_{th}}$ は、試行錯誤により設定される任意の電流値でよく、一例として0Aでよい。ゲート電流検出部351は、検出結果を示す検出信号 $V_{t_{on}}$ をセンス電流検出部353に供給してよい。本実施形態では一例としてゲート電流検出部351は、調整部355を介して検出信号 $V_{t_{on}}$ をセンス電流検出部353に供給する。

【0032】

センス電流検出部353は、センス電流 $I_s$ が基準センス電流以上であるか否かを検出する。基準センス電流は、半導体素子13が過電流状態となる場合の電流下限値でよい。

これにより、半導体素子13の過電流状態が検出される。センス電流検出部353は、検出結果を示す検出信号 $V_{t_{hoc}}$ をゲート駆動部33に供給してよい。過電流

7

状態を示す検出信号  $V_{t.h.c}$  がゲート駆動部 33 に供給された場合には、ゲート駆動部 33 は半導体素子 13 をオフ状態にするゲート駆動信号  $d_{rv}$  を出力してよい。

【0033】

調整部 355 は、ゲート電流  $I_g$  が基準ゲート電流  $I_{g.t.h}$  以上であることを条件として、センス電流  $I_s$  の検出値を基準センス電流に対して相対的に減少させる。例えば、調整部 355 は、センス電流  $I_s$  の検出値を減少させてよい。これにより、半導体素子 13 が過渡期間で 10 ある場合にセンス電流  $I_s$  の検出値が小さくなる。

【0034】

以上の半導体装置 1 によれば、ゲート電流  $I_g$  が基準ゲート電流  $I_{g.t.h}$  以上であることを条件としてセンス電流の  $I_s$  検出値が基準センス電流に対して相対的に減少されるので、過渡期間における過電流の誤検出を防止することができる。従って、過電流の検出精度を向上させることができる。また、センス電流の  $I_s$  検出値が減少されるので、基準センス電流が増加される場合と比較して、一定の基準センス電流を用いることができる。 20

【0035】

図 2 は、ゲート電流検出部 351 を示す。本実施形態では一例として、ゲート電流検出部 351 は、ゲート電流検出抵抗 3511 と、ゲート電流検出コンパレータ 3513 とを有する。

【0036】

ゲート電流検出抵抗 3511 は、ゲート駆動部 33 からゲート駆動信号  $d_{rv}$  が入力される、過電流検出装置 35 のゲート駆動端子 (図示せず) と、半導体素子 13 のゲート端子 (G) との間に電気的に接続される。これにより、ゲート電流検出抵抗 3511 はゲート駆動端子とゲート端子 (G) との間に流れるゲート電流  $I_g$  を電圧に変換する。 30

【0037】

ゲート電流検出コンパレータ 3513 は、ゲート電流  $I_g$  がゲート電流検出抵抗 3511 に流れることにより生じるゲート検出電圧が基準ゲート電流  $I_{g.t.h}$  に応じた電圧以上であるか否かを検出する。これにより、ゲート電流検出コンパレータ 3513 は、半導体素子 13 のゲート電流  $I_g$  が基準ゲート電流  $I_{g.t.h}$  以上であるか否かを検出する。例えば、ゲート電流検出コンパレータ 3513 は、ゲート電流検出抵抗 3511 の両端に接続され、両端の電位差が基準ゲート電流  $I_{g.t.h}$  に応じた電圧以上であるか否かを検出してよい。ゲート電流検出コンパレータ 3513 は、検出結果を示す検出信号  $V_{t.o.n}$  を調整部 355 に供給してよい。 40

【0038】

なお、ゲート電流検出コンパレータ 3513 は、ヒステリシス特性を有してもよい。例えば、ゲート検出電圧が基準ゲート電流に応じた電圧を超えるか否かを検出する 50

8

場合には、ゲート検出電圧が基準ゲート電流に応じた電圧を下回るか否かを検出する場合と比較して基準の電圧が高く設定されてよい。これにより、ゲート検出電圧が基準の電圧近傍で微変動する場合にも検出結果を安定させることができる。

【0039】

図 3 は、センス電流検出部 353 および調整部 355 を示す。

本実施形態では一例として、センス電流検出部 353 は、センス電流検出抵抗 3531 と、基準電圧源 3532 と、センス電流検出コンパレータ 3533 と、タイマ回路 3534 と、ツェナーダイオード 3535 とを有する。

【0040】

センス電流検出抵抗 3531 は、半導体素子 13 のセンスエミッタ端子 (S) と、基準電位 (本実施形態では一例としてグランド電位) との間に電気的に接続される。これにより、センス電流検出抵抗 3531 にはセンスエミッタ端子 (S) から出力されるセンス電流  $I_s$  が流れる。本実施形態では一例として、センス電流検出抵抗 3531 は、直列に接続された 2 つの抵抗 3531<sub>u</sub>, 3531<sub>l</sub> を含んでいる。

【0041】

基準電圧源 3532 は、センス電流検出コンパレータ 3533 と、グランドとの間に接続される。基準電圧源 3532 は、センス電流検出コンパレータ 3533 に対して基準電圧  $V_{r.e.f}$  を供給する。

【0042】

センス電流検出コンパレータ 3533 は、センス電流検出抵抗 3531 に流れるセンス電流  $I_s$  により生じるセンス検出電圧  $V_s$  を、基準センス電流に応じた基準電圧  $V_{r.e.f}$  と比較する。これにより、センス電流検出コンパレータ 3533 は、半導体素子 13 のセンスエミッタ端子 (S) を流れるセンス電流  $I_s$  が基準センス電流以上であるか否かを検出する。例えば、センス電流検出コンパレータ 3533 は、半導体素子 13 のセンスエミッタ端子 (S) と、基準電圧源 3532 の正極とに接続されて、センス検出電圧  $V_s$  および基準電圧  $V_{r.e.f}$  を比較してよい。センス電流検出コンパレータ 3533 は、検出結果を示す信号をタイマ回路 3534 に供給してよい。 40

【0043】

なお、センス電流検出コンパレータ 3533 は、ヒステリシス特性を有してもよい。例えば、センス検出電圧  $V_s$  が基準電圧  $V_{r.e.f}$  を超えるか否かを検出する場合には、センス検出電圧  $V_s$  が基準電圧  $V_{r.e.f}$  を下回るか否かを検出する場合と比較して基準電圧  $V_{r.e.f}$  が高く設定されてよい。これにより、センス検出電圧  $V_s$  が基準電圧  $V_{r.e.f}$  の近傍で微変動する場合にも比較結果を安定させることができる。

## 【 0 0 4 4 】

タイマ回路 3 5 3 4 は、センス電流  $I_s$  が基準センス電流以上である状態が基準時間を超えるか否かを検出する。例えば、タイマ回路 3 5 3 4 は、センス電流検出コンパレータ 3 5 3 3 からの検出信号によりセンス検出電圧  $V_s$  が基準電圧  $V_{r e f}$  以上であることが示される継続時間が基準時間を超えるか否かを検出してよい。センス検出電圧  $V_s$  が基準電圧  $V_{r e f}$  未満であることが検出信号により示される場合には、タイマ回路 3 5 3 4 は、計時時間をリセットしてよい。タイマ回路 3 5 3 4 は、検出結果を示す検出信号  $V_{t h o c}$  をゲート駆動部 3 3 に供給してよい。なお、タイマ回路 3 5 3 4 は必ずしもセンス電流検出部 3 5 3 に含まれなくてもよい。この場合には、センス電流  $I_s$  が基準センス電流以上であるか否かの検出結果を示す検出信号  $V_{t h o c}$  がセンス電流検出コンパレータ 3 5 3 3 からゲート駆動部 3 3 に供給されてよい。

## 【 0 0 4 5 】

ツェナーダイオード 3 5 3 5 は、半導体素子 1 3 のセンスエミッタ端子 ( S ) とグランドとの間に電気的に接続されてセンス電流検出コンパレータ 3 5 3 3 を保護する。なお、ツェナーダイオード 3 5 3 5 は必ずしもセンス電流検出部 3 5 3 に含まれなくてもよい。

## 【 0 0 4 6 】

調整部 3 5 5 は、ゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であることを条件として、センス電流検出抵抗 3 5 3 1 の抵抗値を小さくする。例えば、調整部 3 5 5 は、ゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であることを条件として、センス電流検出抵抗 3 5 3 1 の少なくとも一部をバイパスさせてよい。これにより、センス電流  $I_s$  の検出値が小さくなる。

## 【 0 0 4 7 】

本実施形態では一例として、調整部 3 5 5 は、半導体素子 3 5 5 1 を有する。半導体素子 3 5 5 1 は、ゲート電流検出部 3 5 1 からの検出信号  $V_{t o n}$  により半導体素子 1 3 のゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であることが示される場合に、センス電流検出抵抗 3 5 3 1 の少なくとも一部 ( 本実施形態では一例として抵抗 3 5 3 1<sub>L</sub> ) の両端を短絡させてセンス電流検出抵抗 3 5 3 1 の抵抗値を小さくしてよい。例えば、半導体素子 3 5 5 1 は、ゲート端子がゲート電流検出部 3 5 1 に接続され、コレクタ端子およびエミッタ端子が抵抗 3 5 3 1<sub>L</sub> の両端に接続されたトランジスタでよい。本実施形態では一例として半導体素子 3 5 5 1 は MOSFET であるが、他の種類のトランジスタでもよい。

## 【 0 0 4 8 】

なお、センス電流検出抵抗 3 5 3 1 の抵抗値の低減量は、試行錯誤により任意に設定されてよい。例えば、半導体素子 1 3 に最大定格電流を流して半導体素子 1 3 を意図的に過電流状態とした場合に、過電流の発生が検出さ

れる最小の抵抗値を、低減後の抵抗値としてよい。

## 【 0 0 4 9 】

以上のセンス電流検出部 3 5 3 によれば、ゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であることを条件としてセンス電流検出抵抗 3 5 3 1 の抵抗値が小さくなるので、半導体素子 1 3 の過渡期間にはセンス検出電圧  $V_s$  が小さくなって基準電圧  $V_{r e f}$  と比較される。従って、半導体素子 1 3 の過渡期間における過電流の誤検出を確実に防止することができる。

## 【 0 0 5 0 】

また、基準時間を超えてセンス電流  $I_s$  が基準センス電流以上であるか否かが検出されて検出結果がゲート駆動部 3 3 に供給されるので、一時的にセンス電流  $I_s$  が基準センス電流を超えることによる過電流の誤検出を防止することができる。

## 【 0 0 5 1 】

図 4 は、本実施形態に係る過電流の検出方法を示す。過電流検出装置 3 5 は、ステップ S 1 0 1 ~ S 1 0 9 の処理により半導体素子 1 3 の過電流を検出する。

## 【 0 0 5 2 】

まずステップ S 1 0 1 において、ゲート電流検出部 3 5 1 は、半導体素子 1 3 へと流れるゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であるか否かを検出する。次に、ステップ S 1 0 3 においてゲート電流検出部 3 5 1 は、ゲート電流  $I_g$  が基準ゲート電流  $I_{g t h}$  以上であると検出されたか否かを判定する。過電流検出装置 3 5 は、検出されたと判定された場合にはステップ S 1 0 5 に処理を移行し、検出されなかったと判定された場合にはステップ S 1 0 7 に処理を移行する。

## 【 0 0 5 3 】

次にステップ S 1 0 5 において調整部 3 5 5 は、センス電流  $I_s$  の検出値を基準センス電流に対して相対的に減少させる。本実施形態では一例として、調整部 3 5 5 は、センス電流  $I_s$  の検出値としてのセンス検出電圧  $V_s$  を減少させる。次にステップ S 1 0 7 においてセンス電流検出部 3 5 3 は、センス電流  $I_s$  が基準センス電流以上であるか否かを検出する。

## 【 0 0 5 4 】

次にステップ S 1 0 9 においてセンス電流検出部 3 5 3 は、検出結果を示す検出信号  $V_{t h o c}$  をゲート駆動部 3 3 に供給する。これにより、例えば過電流状態を示す検出信号  $V_{t h o c}$  がゲート駆動部 3 3 に供給されると、ゲート駆動部 3 3 は半導体素子 1 3 をオフ状態にする。そして、過電流検出装置 3 5 は、ステップ S 1 0 1 に処理を移行する。なお、ステップ S 1 0 1 の処理は半導体素子 1 3 に対してターンオンを指示するゲート駆動信号  $d r v$  が入力される毎に行われてよい。

## 【 0 0 5 5 】

図 5 は、半導体素子 1 3 のターンオン時の動作波形を示す。なお、図中の縦軸は電圧値または電流値を示し、横

軸は時間を示す。また、太い破線のグラフと太い実線のグラフとが図示されている部分では、太い破線のグラフは比較例の過電流検出装置における動作波形を示し、太い実線のグラフは本実施形態に係る過電流検出装置 35 における動作波形を示す。この動作波形は一例であり、半導体装置 1 の特性に応じて変化してよい。

#### 【 0 0 5 6 】

まず、入力部 31 に入力される入力信号  $V_{lin}$  がローからハイに遷移し、時点  $t_1$  で閾値電圧  $V_{th}$  を超えると、ゲート駆動部 33 に入力される矩形信号  $i_n$  がハイ

となる。これにより、時点  $t_2$  でゲート駆動信号  $d_r v$  がハイとなる。

#### 【 0 0 5 7 】

次に、時点  $t_3$  で半導体素子 13 のゲート電圧  $V_g$  が上昇し始めて、ゲートコレクタ間の容量を充電する。これに伴いゲート電流  $I_g$  が上昇する。また、ゲートエミッタ間の容量が充電される。

#### 【 0 0 5 8 】

次に、時点  $t_4$  でゲート電流  $I_g$  が基準ゲート電流  $I_{g, th}$  を超えると、半導体素子 13 がオンし始め、ゲート電流検出部 351 からの検出信号  $V_{ton}$  がハイとなる。次に、時点  $t_6$  でゲート電圧  $V_g$  がミラー電圧に達してミラー期間が開始すると、ゲート電流  $I_g$  が減少し始める。そして、半導体素子 13 のゲート電圧  $V_g$  の  $dV/dt$ 、および、半導体素子 13 の寄生容量などの影響により、センス電流  $I_s$ 、ひいてはセンス検出電圧  $V_s$  は、時点  $t_5 \sim t_6$  の期間において増加し、時点  $t_6$  から減少し始める。

#### 【 0 0 5 9 】

次に、時点  $t_7$  においてミラー期間が終了する。これに伴い、時点  $t_7 \sim t_9$  の期間ではゲート電圧  $V_g$  が順バイアス電圧に達するまでゲートコレクタ間の容量が充電される。

そして、時点  $t_9$  以降ではゲート電圧  $V_g$  が順バイアス電圧に維持されてオン状態が継続する。また、センス電流  $I_s$  およびセンス検出電圧  $V_s$  は一定値となる。

#### 【 0 0 6 0 】

以上のような動作波形において、比較例の過電流検出装置、および、本実施形態の過電流検出装置 35 では、センス検出電圧  $V_s$  が基準電圧  $V_{ref}$  を基準時間よりも長く超えると、過電流が発生したと検出する。そして、半導体素子 13 が定常オン状態となるまでの過渡期間においてはセンス検出電圧  $V_s$  が急増しうる。そのため、比較例の過電流検出装置では、図中の基準時間よりも長くセンス検出電圧  $V_s$  が基準電圧  $V_{ref}$  を超えたと検出されて、時点  $t_8$  で過電流が発生したと誤検出されてしまう。これに対し、本実施形態の過電流検出装置 35 では、過渡期間においてセンス検出電圧  $V_s$  が減少するので、過電流の誤検出が防止される。

#### 【 0 0 6 1 】

なお、上記の実施形態においては、調整部 355 は、ゲート電流  $I_g$  が基準ゲート電流  $I_{g, th}$  以上であることを条件としてセンス電流  $I_s$  の検出値を減少させることとして説明したが、これに加えて / 代えて、基準センス電流（ひいては基準電圧  $V_{ref}$ ）を増やしてもよいし、センス電流  $I_s$  が基準センス電流を超えている継続時間の基準時間を増やしてもよい。この場合にも過渡期間における過電流の誤検出を防止することができる。一例として、基準電圧  $V_{ref}$  を増やす場合には、半導体素子 13 に最大定格電流を流して半導体素子 13 を意図的に過電流状態とした場合に、過電流の発生が検出される最大の基準電圧を、増加後の基準電圧  $V_{ref}$  としてよい。

#### 【 0 0 6 2 】

また、ゲート電流検出部 351 は図 2 の構成を有することとして説明したが、他の構成を有してもよい。図 6 は、ゲート電流検出部 351 の変形例を示す。このゲート電流検出部 351 は、ゲート電流検出抵抗 3511 に対するゲート駆動端子側（図中上側）の電圧を分圧する第 1 抵抗分圧器 3515 と、ゲート電流検出抵抗 3511 に対するゲート端子（G）側（図中下側）の電圧を分圧する第 2 抵抗分圧器 3517 とを更に有する。例えば、第 1 抵抗分圧器 3515 は、ゲート駆動端子とゲート電流検出コンパレータ 3513 との間に設けられた抵抗 3515<sub>A</sub> と、ゲート駆動端子とグランドとの間に設けられた 3515<sub>B</sub> とを有してよい。第 2 抵抗分圧器 3517 は、ゲート端子（G）とゲート電流検出コンパレータ 3513 との間に設けられた抵抗 3517<sub>A</sub> と、ゲート端子（G）とグランドとの間に設けられた 3517<sub>B</sub> とを有してよい。そして、ゲート電流検出コンパレータ 3513 には、第 1 抵抗分圧器 3515 により分圧された電圧と、第 2 抵抗分圧器 3517 により分圧された電圧とが入力されてよい。これにより、ゲート電流検出コンパレータ 3513 の電源電圧がゲート駆動部 33 の出力電圧よりも小さい場合にも、ゲート電流検出コンパレータ 3513 の入力電力を低減して過渡期間を確実に検出することができる。

ここで、第 1 抵抗分圧器 3515 および第 2 抵抗分圧器 3517 の各抵抗 3515<sub>A</sub>、3515<sub>B</sub>、3517<sub>A</sub>、3517<sub>B</sub> は  $100k \sim 10M$  程度の大きな抵抗値を有してよい。これにより、ゲート電流検出抵抗 3511 に流れるゲート電流  $I_g$  への影響を低減することができる。また、第 1 抵抗分圧器 3515 および第 2 抵抗分圧器 3517 は、分圧比が互いに異なってもよい。この場合には、ゲート電流検出抵抗 3511 に対するゲート駆動端子側の電圧と、ゲート端子（G）側の電圧との電位差を大きく、または小さくすることができる。

#### 【 0 0 6 3 】

また、センス電流検出部 353 は図 3 の構成を有するこ

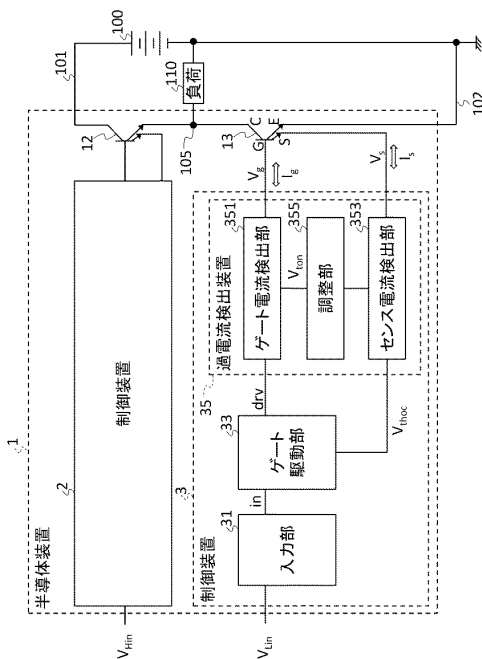
ととして説明したが、他の構成を有してもよい。図7は、センス電流検出部353の変形例を示す。このセンス電流検出部353は、調整部355における半導体素子3551のコレクタ端子およびエミッタ端子に両端が接続されたセンス電流検出抵抗3531を有する。この場合には、調整部355は、ゲート電流 $I_g$ が基準ゲート電流 $I_{g\_th}$ 以上であることを条件として、センス電流検出抵抗3531の全体をバイパスさせる。これにより、半導体素子3551のオン抵抗に流れるセンス電流 $I_s$ によってセンス検出電圧 $V_s$ が生じるため、このセン

ス検出電圧 $V_s$ がセンス電流検出コンパレータ3533により基準電圧 $V_{ref}$ と比較される。半導体素子3551のオン抵抗はツェナーダイオード3535の降伏抵抗よりも大きくてよい。

【0064】  
また、半導体装置1は2つの半導体素子12, 13を備えることとして説明したが、これらの一方を備えなくてもよいし、これらの一方に代えて他の素子を備えてもよい。この場合には、半導体装置1は2つの制御装置2, 3のうち一方のみを備えてよい。

【0065】  
以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかで

【図1】

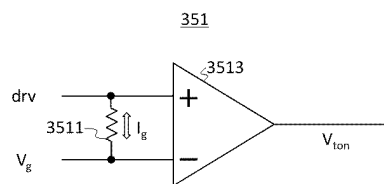


ある。

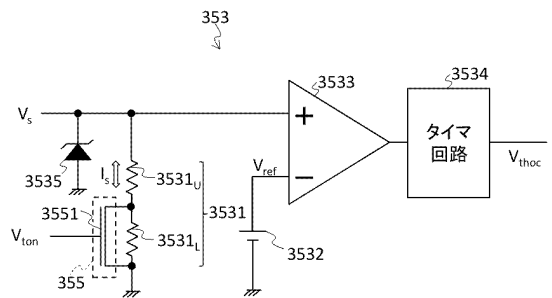
【0066】  
請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

【符号の説明】  
【0067】  
1 半導体装置、2 制御装置、3 制御装置、12 半導体素子、13 半導体素子、31 入力部、33 ゲート駆動部、35 過電流検出装置、100 直流電源、101 正側電源線、102 負側電源線、105 電源出力端子、110 負荷、351 ゲート電流検出部、353 センス電流検出部、355 調整部、3511 ゲート電流検出抵抗、3513 ゲート電流検出コンパレータ、3531 センス電流検出抵抗、3532 基準電圧源、3533 センス電流検出コンパレータ、3534 タイマ回路、3535 ツェナーダイオード、3551 半導体素子、3515 第1抵抗分圧器、3517 第2抵抗分圧器

【図2】

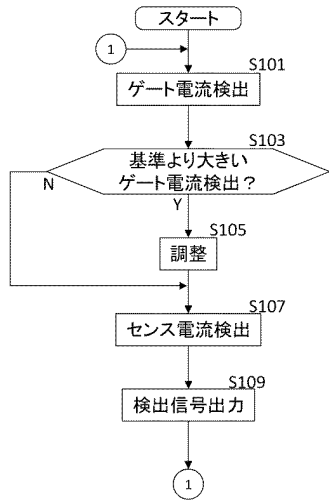


【図3】

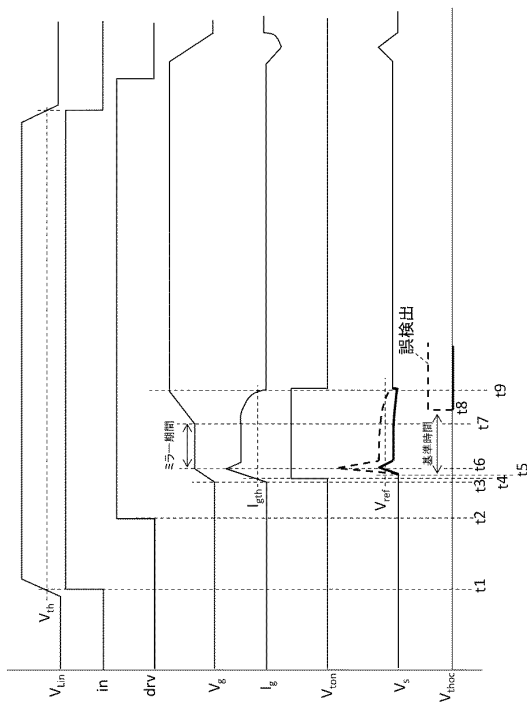




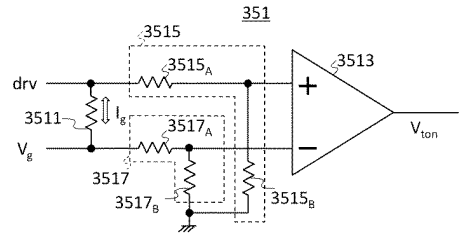
【図4】



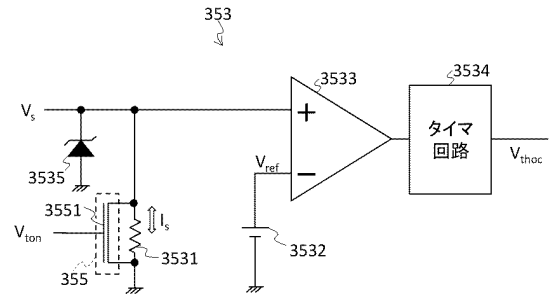
【図5】



【図6】



【図7】



【手続補正書】  
 【提出日】平成31年1月22日(2019.1.22)  
 【手続補正1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項1】  
 半導体素子へと流れるゲート電流が基準ゲート電流以上

か否かを検出するゲート電流検出部と、  
 前記半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上である状態が基準時間を超えるか否かを検出するセンス電流検出部と、  
 前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を前記基準センス電流に対して相対的に減少させる調整部と、  
 を備える過電流検出装置。  
 【請求項2】  
 前記調整部は、前記ゲート電流が前記基準ゲート電流以

上であることを条件として、前記基準時間を長くする請求項 1 に記載の過電流検出装置。

【請求項 3】

前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を減少させる請求項 1 または 2 に記載の過電流検出装置。

【請求項 4】

前記センス電流検出部は、  
前記センスエミッタ端子および基準電位の間に電氣的に接続されるセンス電流検出抵抗と、  
前記センス電流検出抵抗に流れる前記センス電流により生じるセンス検出電圧を、前記基準センス電流に応じた基準電圧と比較するセンス電流検出コンパレータとを有し、

前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流検出抵抗の抵抗値を小さくする

請求項 1 から 3 のいずれか一項に記載の過電流検出装置。

【請求項 5】

前記調整部は、前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流検出抵抗の少なくとも一部をバイパスさせる請求項 4 に記載の過電流検出装置。

【請求項 6】

前記ゲート電流検出部は、  
前記半導体素子のゲートを駆動するゲート駆動信号を入力するゲート駆動端子および前記半導体素子のゲート端子の間に電氣的に接続されるゲート電流検出抵抗と、  
前記ゲート電流が前記ゲート電流検出抵抗に流れることにより生じるゲート検出電圧が、前記基準ゲート電流に応じた電圧以上か否かを検出するゲート電流検出コンパレータと  
を有する請求項 1 から 5 のいずれか一項に記載の過電流検出装置。

【請求項 7】

前記ゲート電流検出部は、  
前記ゲート電流検出抵抗の前記ゲート駆動端子側の電圧を分圧する第 1 抵抗分圧器と、  
前記ゲート電流検出抵抗の前記ゲート端子側の電圧を分圧する第 2 抵抗分圧器と  
を更に有し、  
前記ゲート電流検出コンパレータは、前記第 1 抵抗分圧器により分圧された電圧および前記第 2 抵抗分圧器により分圧された電圧を入力する  
請求項 6 に記載の過電流検出装置。

【請求項 8】

前記第 1 抵抗分圧器および前記第 2 抵抗分圧器は、分圧比が互いに異なる請求項 7 に記載の過電流検出装置。

【請求項 9】

入力信号に応じて前記半導体素子のゲートを駆動するための前記ゲート駆動信号を出力するゲート駆動部と、  
請求項 6 から 8 のいずれか一項に記載の過電流検出装置と  
を備える制御装置。

【請求項 10】

前記ゲート駆動部は、前記センス電流が前記基準センス電流以上であることを前記過電流検出装置が検出したことに応じて、前記半導体素子をオフ状態とさせる前記ゲート駆動信号を出力する請求項 9 に記載の制御装置。

【請求項 11】

半導体素子へと流れるゲート電流が基準ゲート電流以上か否かを検出するゲート電流検出段階と、  
前記半導体素子のセンスエミッタ端子を流れるセンス電流が基準センス電流以上である状態が基準時間を超えるか否かを検出するセンス電流検出段階と、  
前記ゲート電流が前記基準ゲート電流以上であることを条件として、前記センス電流の検出値を前記基準センス電流に対して相対的に減少させる調整段階と、  
を備える過電流検出方法。

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2018/032505
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> Int. Cl. H03K17/08(2006.01)i, H02H7/20(2006.01)i, H02M1/00(2007.01)i, H02M1/08(2006.01)i, H03K17/082(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) Int. Cl. H03K17/08, H02M1/00, H02H7/20, H02M1/08, H03K17/082  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2018 Registered utility model specifications of Japan 1996-2018 Published registered utility model applications of Japan 1994-2018  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2014-117044 A (TOYOTA MOTOR CORP.) 26 June 2014, paragraphs [0016]-[0037], fig. 1, 2 (Family: none)	1-2, 10
Y	JP 5-276761 A (HITACHI, LTD.) 22 October 1993, paragraphs [0017]-[0022], [0030]-[0033], fig. 1, 2, 6 (Family: none)	3-9
Y	JP 2007-174756 A (YAZAKI CORP.) 05 July 2007, paragraphs [0056], [0076]-[0078], fig. 4 & US 2007/0139841 A1, paragraphs [0063], [0083]-[0085], fig. 4 & EP 1801974 A2	5-9
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input type="checkbox"/> See patent family annex.
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 19.09.2018		Date of mailing of the international search report 02.10.2018
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer  Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 1 8 / 0 3 2 5 0 5									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H03K17/08(2006.01)i, H02H7/20(2006.01)i, H02M1/00(2007.01)i, H02M1/08(2006.01)i, H03K17/082(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H03K17/08, H02M1/00, H02H7/20, H02M1/08, H03K17/082											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2018年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2018年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2018年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2018年	日本国実用新案登録公報	1996-2018年	日本国登録実用新案公報	1994-2018年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2018年										
日本国実用新案登録公報	1996-2018年										
日本国登録実用新案公報	1994-2018年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X	JP 2014-117044 A (トヨタ自動車株式会社)	1-2, 10									
Y	2014.06.26, 段落[0016]-[0037], 図 1-2 (ファミリーなし)	3-9									
Y	JP 5-276761 A (株式会社日立製作所) 1993.10.22, 段落[0017]-[0022], [0030]-[0033], 図 1-2, 6 (ファミリーなし)	3-9									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献									
国際調査を完了した日 19.09.2018		国際調査報告の発送日 02.10.2018									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 小林 正明 電話番号 03-3581-1101 内線 3576	5W 1208								

国際調査報告

国際出願番号 PCT/J P 2 0 1 8 / 0 3 2 5 0 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-174756 A (矢崎総業株式会社) 2007.07.05, 段落[0056], [0076]-[0078], 図4 & US 2007/0139841 A1, [0063], [0083]-[0085], Fig 4 & EP 1801974 A2	5-9

## フロントページの続き

(51) Int.Cl.		F I		テーマコード (参考)
H 0 3 K	17/567	(2006.01)	H 0 3 K	17/567

(81) 指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。