

特許情報は同時に開発動向を示唆する重要なテクノロジー情報でもあります

ガイドブックシリーズのねらい

この“ガイドブックシリーズ”では、技術テーマを絞り、特許情報から見た最新のテクノロジー情報をお届けすることをねらいとしています。

編集方針は、絞り込まれた特定の技術テーマに対して下記を意図しております。

- ・最近の出願技術を知る
- ・最近の出願課題を知る
- ・最近の出願企業を知る
- ・自己の課題の相対的位置を知る
- ・発明の出願形態(書き方、内容)を知る

★特許情報は技術者・研究者に役立つテクノロジー情報です

最近の研究開発の成果が反映されたテクノロジー情報です。競合各社の技術者・研究者も、開発に携わる皆様と同じ技術テーマについて、直面する課題や対応技術に取り組んでいます。特許情報は、それぞれが得意とする技術や注力度合い、目指す技術的方向を反映する信頼度の高い技術情報です。

★ガイドブックシリーズでは

特定テーマについて実際の製品開発や改良研究を行っている企業第一線の技術者や研究者を読者として想定しています。直近数年の特許出願に限り、技術テーマを具体的に絞り込んだうえで、特許・技術の双方をみわたすガイドとなる典型例を、各巻ごとに100～200件程度、掲載しました。

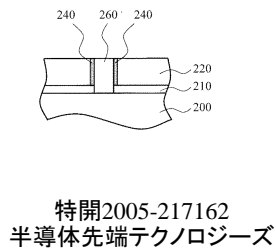
各巻では、全体を見渡すガイドマップを巻頭に示し、平明でわかりやすい技術的観点に従った分類に分けて、それぞれのセクションには、できるだけ多くの特許情報を掲載するように工夫しています。また、巻末には、参考情報として収録した特許情報の一覧表を掲載しています。

技術と特許の双方にわたる実戦的ガイドブックとして、本書をご活用ください。

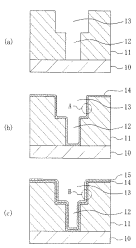
2006年

株式会社ネオテクノロジー

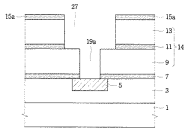
SAMPLE



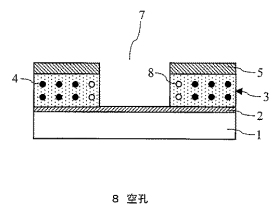
特開2005-217162
半導体先端テクノロジーズ



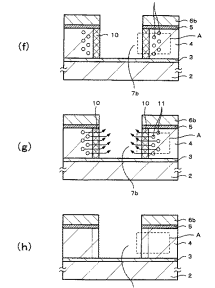
特開2004-311545
松下電器産業



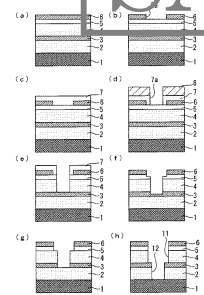
特開2004-274053
三星電子



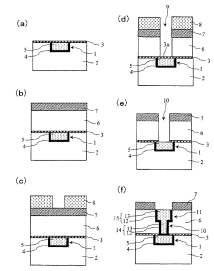
特開2005-217362
沖電気工業



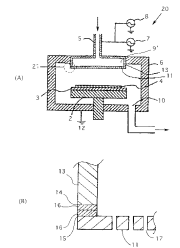
特開2005-340288
ソニー



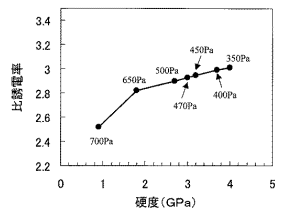
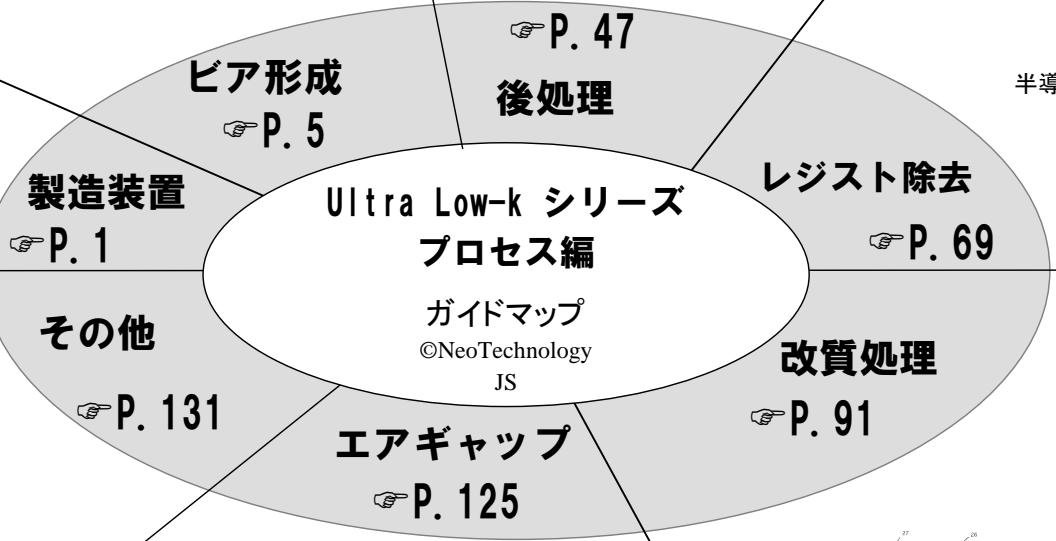
特開2004-241620
半導体先端テクノロジーズ



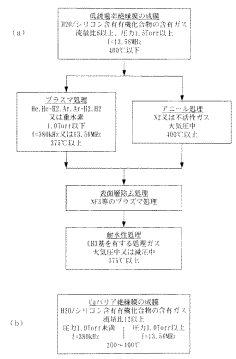
特開2005-005697
半導体先端テクノロジーズ



特開2004-012826
日本エー・エス・エム



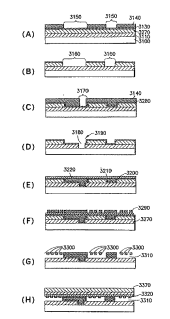
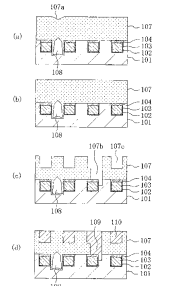
特開2006-024641
ルネサステクノジ



特開2004-200626
半導体プロセス研究所

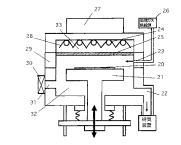
特開2006-120988
松下電器産業

エアギャップ
P. 125

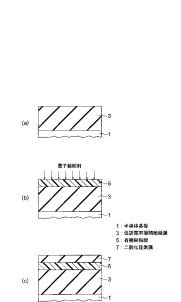


特開2004-214648
インターナショナル・ビ
ジネス・マシーンス・コー
ポレーション

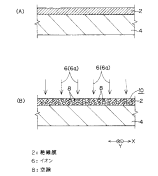
レジスト除去
P. 69



特開200 6-165573
日本エー・エス・エム



特開2005-294640
東芝



特開2006-203042
日新イオン機器

ピア形成

審査請求 未請求 請求項の数14 O L

(全28頁)

(43)公開日 平成16年(2004)8月5日

(51) Int. Cl. 7	テ-マコード (雑)	F I			
H01L 21/768	2H096	H01L 21/90		A	
G03F 7/38	5F033	G03F 7/38		501	
H01L 21/027		H01L 21/30		502 R	

(21)特願2003-9012

(22)平成15年(2003)1月17日



【Fターム】2H096 AA25 BA11 CA01 CA20
DA01 LA30
5F033 HH11 HH21 HH32 JJ01

[続きあり]

(71)出願人 松下電器産業株式会社
(72)発明者 山中 通成

大阪府門真市大字門真1006番地

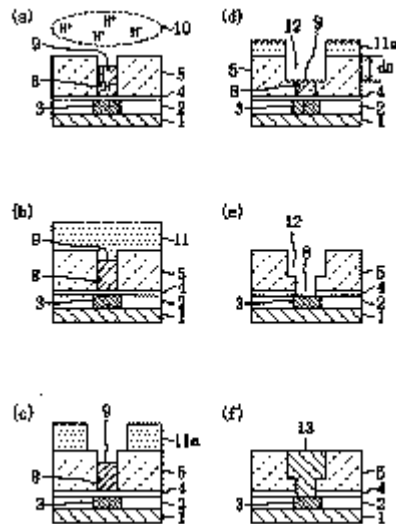
(54)【発明の名称】電子デバイスの製造方法

(57)【要約】

【課題】ピアホールが形成された低誘電率膜の上に、化学増幅型レジストを用いたリソグラフィーにより、所望のトレンチパターンを持つレジスト膜を形成できるようにする。

【解決手段】半導体基板1上の炭素含有シリコン酸化膜5にピアホール8を形成した後、ピアホール8内にダミープラグ9を形成し、その後、半導体基板1を酸雰囲気10にさらす。その後、化学増幅型レジストを用いたリソグラフィーにより、ピアホール8が形成された領域を含むトレンチ形成領域に開口部を持つレジストパターン11aを形成する。

【選択図】 図2



【発明の属する技術分野】

本発明は配線の形成方法に関するものである。

【特許請求の範囲】

【請求項1】

基板上に低誘電率膜を形成する工程と、前記低誘電率膜にホールを形成する工程と、前記ホール内にダミープラグを形成する工程と、少なくとも前記ダミープラグの表面部に電子受容体を注入する工程と、前記電子受容体を注入する工程よりも後に、前記ダミープラグの上及び前記低誘電率膜の上に化学増幅型レジストを塗布し、該塗布された化学増幅型レジストに対して露光及び現像を行なうことにより、前記ホールが形成された領域を含む配線形成領域に開口部

を持つレジスト膜を形成する工程と、前記レジスト膜をマスクとして前記低誘電率膜に対してエッチングを行なって、前記ホールと接続する配線用溝を形成する工程とを備えていることを特徴とする 電子デバイスの製造方法。

【請求項2】

前記電子受容体を注入する工程は、前記ホールの外側の前記低誘電率膜にも前記電子受容体を吸着させ又は注入する工程を含むことを特徴とする請求項1に記載の 電子デバイスの製造方法。

【請求項3】

前記配線用溝を形成する工程よりも後に、前記ダミープラグを除去する工程をさらに備えていることを特徴とする請求項1に記載の 電子デバイスの製造方法。

[続きあり]

レジスト除去

審査請求 未請求 請求項の数9 O L

(全15頁)

(43)公開日 平成17年(2005)9月22日

(51) Int. Cl. 7
H01L 21/3065
H01L 21/3213

テ-マコード (銜)
5F004
5F033

F I
H01L 21/302
H01L 21/88

104 H
C

(21)特願2004-70852

(22)平成16年(2004)3月12日



【Fターム】5F004 AA06 BA03 BB13 BB14
BB26 BD01 DA22 DA23
DA24 DB26

[続きあり]

(71)出願人 株式会社半導体先端テクノロジーズ
(72)発明者 松下 篤志 (外6名)

茨城県つくば市小野川16番地1

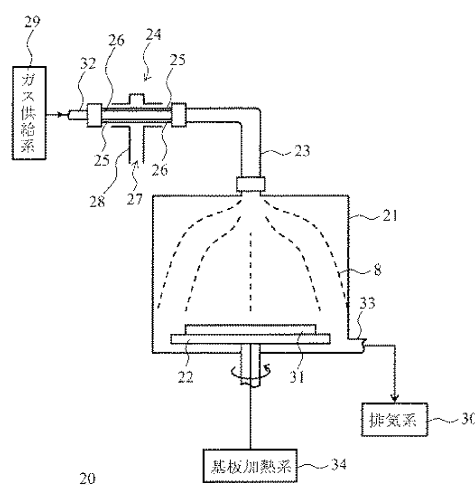
(54)【発明の名称】レジスト除去装置及びレジスト除去方法、並びにそれを用いて製造した半導体装置

(57)【要約】

【課題】 水素ガスを用いたレジスト除去において、低誘電率絶縁膜の比誘電率の低減とレジスト除去速度の増大を可能にする。

【解決手段】 チャンバ21内の回転テーブル22上にウエハ31を載置し、ガス導入口32より水素混合ガスを放電管25に導入し、 μ 波27を導波管28を通して放電管25内に供給し上記混合ガスをプラズマ励起させ水素活性種を生成する。そして水素原子あるいは水素分子の中性ラジカル(水素ラジカル)をガス輸送管23からチャンバ21内に導入させウエハ31表面のレジストマスクを除去する。ここで、回転テーブル22を加熱し温度制御する基板加熱系34によりウエハ31の温度を200~400の範囲に設定しておく。このレジスト除去後の処理ガスはガス排出口33から排気系30によりチャンバ21外に排出する。

【選択図】 図2



【技術分野】

【0001】

本発明は、レジスト除去装置及びレジスト除去方法、並びにそれを用いて製造した半導体装置に係り、詳しくは、低誘電率の絶縁膜材料で成る層間絶縁膜上に形成したレジスト膜マスクを除去する場合に、上記層間絶縁膜の誘電率が上昇するのを防止することのできるレジスト除去装置及びレジスト除去方法、並びにそれを用いて製造した半導体装置に関する。

【特許請求の範囲】

【請求項1】

水素ガスを含む原料ガスのプラズマ励起により生成する水素活性種を用い被処理基板上のレジスト膜をエッチン

グ処理するレジスト除去装置において、前記水素ガスのプラズマ発生部と、前記プラズマ発生部で発生した水素プラズマが前記被処理基板を照射しないように引き離して設けた処理室と、前記プラズマ発生部で生成した水素活性種を前記処理室に輸送する活性種輸送管と、を備えたことを特徴とするレジスト除去装置。

【請求項2】

水素ガスを含む原料ガスのプラズマ励起により生成する水素活性種を用い被処理基板上のレジスト膜をエッチン

[続きあり]

Int.Cl.	テ-マコード (銜)	F I
G03F 7/42 (2006.01)	2H096	G03F 7/42
H01L 21/304 (2006.01)	5F046	H01L 21/304 647 A
H01L 21/027 (2006.01)		H01L 21/30 572 B

(21)特願2004-271945

(22)平成16年(2004)9月17日



【 F タ-ム 】 2H096 AA25 BA01 BA09 HA07
 HA13 JA04 LA03 LA06
 5F046 MA02

(71)出願人 東京応化工業株式会社
 (72)発明者 横井 滋 (外3名)

神奈川県川崎市中原区中丸子 1 5 0 番地

(54)【発明の名称】 ホトレジスト用剥離液およびこれを用いた基板の処理方法

【要約】

【課題】 Cu配線を初めとした金属配線への腐食および Cu / low - k 基板における低誘電体膜への損傷を発生せず、かつ、アッシング後の残渣膜の剥離性に優れた特性を有するホトレジスト用剥離液を提供する。

【解決手段】 本発明のホトレジスト用剥離液を、 (a) フッ化水素酸と金属イオンを含まない塩基との塩、および (b) 水溶性有機溶媒を含有してなり、前記 (a) 成分の含有率が 0 . 0 0 1 ~ 0 . 1 質量%であるのホトレジスト用剥離液とする。前記 (a) 成分の含有率は 0 . 0 0 1 ~ 0 . 0 6 質量%であることが好ましく、前記水溶性有機溶媒が - ブチロラクトンおよび / またはプロピレングリコールであることが好ましい。

【選択図】 なし

【実施例】

【 0 0 8 6 】

以下、実施例に基づき、本発明についてさらに詳細に説明する。なお、本発明は下記実施例に限定されるものではない。

【 0 0 8 7 】

< 調製例 1 ~ 5 >
 本発明のホトレジスト用剥離液である剥離液 1 ~ 5 を下記の表 1 に示すように、 (a) 成分としてフッ化アンモニウム (NH₄F)、 (b) 成分として - ブチロラクトンを 7 0 質量%、 (d) 成分として 1 - チオグリセロールを 0 . 0 5 質量%、 3 - メルカプトプロピオン酸を 0 . 0 9 質量%、その他の成分としてアセチレノールを 0 . 1 質量%、 (c) 成分として水を残量部の組成で混合し調製した。なお、 (a) 成分のフッ化アンモニウムは、 0 . 0 3、 0 . 0 4、 0 . 0 5、 0 . 0 6 および 0 . 0 7 質量% 配合し、それぞれ、剥離液 1 ~ 5 とした。

【 0 0 8 8 】

< 調製例 6 ~ 1 0 >
 本発明のホトレジスト用剥離液である洗浄液 6 ~ 1 0 を [続きあり]

【技術分野】

【 0 0 0 1 】

本発明はホトレジスト用剥離液およびこれを用いた基板の処理方法に関する。

【特許請求の範囲】

【請求項 1】

(a) フッ化水素酸と金属イオンを含まない塩基との塩、および (b) 水溶性有機溶媒を含有してなり、前記 (a) 成分の含有率が 0 . 0 0 1 ~ 0 . 1 質量%であるホトレジスト用剥離液。

【請求項 2】

前記 (a) 成分の含有率が 0 . 0 0 1 ~ 0 . 0 6 質量%であることを特徴とする請求項 1 に記載のホトレジスト

用剥離液。

【請求項 3】

前記水溶性有機溶媒が - ブチロラクトンおよび / またはプロピレングリコールであることを特徴とする請求項 1 または 2 に記載のホトレジスト用剥離液。

【請求項 4】

さらに (c) 水、および (d) 防食剤を含有することを特徴とする請求項 1 から 3 のいずれか 1 項に記載のホトレジスト用剥離液。

【請求項 5】

前記防食剤が、メルカプト基含有化合物およびベンゾトリアゾール系化合物の中から選ばれた少なくとも 1 種であることを特徴とする請求項 4 に記載のホトレジスト用剥離液。

[続きあり]

後処理

審査請求 未請求 予備審査請求 有 (全18頁) (43)公表日 平成17年(2005)6月30日

(51) Int.Cl. ⁷	テ-マコード (録)	F I	(21)特願2003-575185
H01L 21/316	2H096	H01L 21/316 P	
G03F 7/40	5F046	G03F 7/40 521	(86)(22)平成15年(2003)3月4日
H01L 21/027	5F058	H01L 21/304 647 Z	(85)平成16年(2004)11月4日
H01L 21/304		H01L 21/30 572 B	(86)PCT/US2003/006813
			(87)W02003/077032
			(87)平成15年(2003)9月18日
(81)指定国	AP(GH,GM,KE,LS,MW, 【 F ターム 】 2H096 AA25 HA02 HA30 LA03		優(31)60/361,917
	MZ,SD,SL,SZ,TZ,UG, 5F046 MA02 MA05		先(32)平成14年(2002)3月4日
	ZM,ZW),EA(AM,AZ,BY 5F058 AA04 AC03 AF04 AG10		権(33)米国(US)

[続きあり]

(71)出願人 スーパークリティカル システムズ イン* アメリカ合衆国,アリゾナ 8 5 2 2 3 ,ギルバート,*
 (72)発明者 トーマ,ドーレル イオアン(外1名)

(54)【発明の名称】ウェハ処理において低誘電率材料を不動態化する方法

【要約】

シリル化剤を含有する不動態化用超臨界二酸化炭素溶液を用いて、酸化ケイ素に基づく低k材料を不動態化する方法を開示する。このシリル化剤は好ましくは、5個の炭素原子を有する有機基を有する有機ケイ素化合物、例えばヘキサメチルジシラザン(HMDS)、クロロトリメチルシラン(TMCS)、及びこれらを組み合わせたものである。本発明の実施形態によれば、酸化ケイ素に基づく低k材料を不動態化用超臨界溶液に曝すとともに、温度を40~200の範囲、好ましくは約150、また圧力を1,070~9,000psiの範囲、好ましくは約3,000psiに保つ。本発明の別の実施形態によれば、超臨界二酸化炭素洗浄液を用いて酸化ケイ素に基づく低k材料の洗浄と不動態化を同時に行う。

【実施例】

【0048】

図2及び3に関して上記で詳細に述べたような超臨界処理システムを用いて、MSQ材料から形成された低k層を有する試料を、数種類の条件下でシリル化剤を用いて処理した。第一組の条件下では、低k層用材料の層を有する試料を、ヘキサンとTMCS約6%との溶液によって処理した。次いでこの試料を、約100で約1.0時間アニール処理した。第二組の条件下では、低k材料の層を有する試料を、約3,000psi(約20.7MPa)でTMCS約1.0%を含有する不動態化用超臨界二酸化炭素溶液によって処理した。更に第三組の条件下では、低k材料の層を有する試料を、約3,000psi、100でTMCS約1.0%を含有する不動態化用超臨界二酸化炭素溶液によって処理した。上記条件下で試料を処理した後、未処理試料及び各処理試料のフーリエ変換赤外スペクトルを収集した。収集されたフーリエ変換赤外スペクトルを比較したグラフを図6A及びBに示す。

【0049】

[続きあり]

【技術分野】

【0001】

本発明は、マイクロデバイスの処理の分野に関する。

【特許請求の範囲】

【請求項1】

(a) 超臨界CO₂と有機基を有する所定量のシリル化剤とを含有する不動態化用超臨界溶液で、低k表面を処理すること、及び(b)前記超臨界溶液を除去すること、を含み、前記有機基によって前記低k表面の少なくとも一部を不動態化する、低k表面の処理方法。

【請求項2】

前記有機基がアルキル基を含む、請求項1に記載の方法。

【請求項3】

前記有機基が5個又はそれ未満の炭素原子を有する、請求項1に記載の方法。

【請求項4】

前記有機ケイ素化合物が、ヘキサメチルジシラザン(HMDS)、クロロトリメチルシラン(TMCS)、及びトリクロロメチルシラン(TCMS)からなる群より選択される、請求項1に記載の方法。

【請求項5】

前記不動態化用超臨界溶液が更に、キャリア溶媒を含有する、請求項1に記載の方法。

【請求項6】

前記キャリア溶媒が、N,N-ジメチルアセトアミド(DMAC)、 γ -ブチロールアセトン(BLO)、ジメ

[続きあり]

改質処理

(51) Int. Cl. ⁷	テ-マコード (録)	F I	(21)特願2004-39041
H01L 21/316	5F033	H01L 21/316	P
H01L 21/768	5F058	H01L 21/90	P
			(22)平成16年(2004)2月16日



【 F タ-ム 】 5F033 QQ54 RR01 RR09 RR20
 RR21 RR24 RR25 RR29
 SS22 TT02 TT04 XX12

[続きあり]

(71)出願人 東京エレクトロン株式会社
 (72)発明者 本多 稔 (外1名)

東京都港区赤坂五丁目3番6号

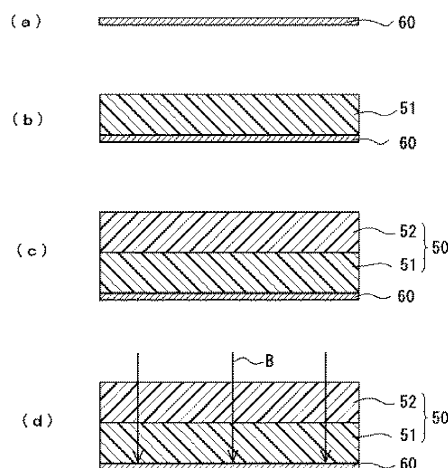
(54) 【 発明の名称 】 積層膜の改質方法及び積層膜

(57) 【 要約 】

【 課題 】 特許文献 1、 2 に記載の技術の場合には、いずれも層間絶縁膜毎に熱あるいは電子ビ-ムによる改質 (キュア) を行う必要があり、更に特許文献 1 の場合のように各層間絶縁膜がそれぞれ積層膜の場合には更に積層膜の各層毎に熱あるいは電子ビ-ムによるキュアを必要があるため、下層の層間絶縁膜ほど熱履歴を多く重ね、有機材料であることと相俟って層間絶縁膜の低誘電性の劣化が顕著になり、所望の低誘電特性が得られない。

【 解決手段 】 本発明の積層膜の製造方法は、積層された第 1、第 2 の S O D 膜 5 1、 5 2 膜に電子ビ-ム B を照射してこれらの S O D 膜 5 1、 5 2 を同時に改質する。

【 選択図 】 図 3



【 技術分野 】

【 0 0 0 1 】

本発明は、積層膜の改質方法及び積層膜に関し、更に詳しくは、積層膜の改質処理のスループットを高めることができると共に機械的強度及び層間の密着強度を高めることができる積層膜の改質方法及び積層膜に関する。

【 特許請求の範囲 】

【 請求項 1 】

積層された複数の膜に電子線を照射してこれらの複数の膜を同時に改質することを特徴とする積層膜の改質方法。

【 請求項 2 】

基板表面に液状の第 1 の低誘電率材料を塗布して下層膜

を形成する工程と、上記下層膜の表面に液状の第 2 の低誘電率材料を塗布して上層膜を形成する工程と、これらの積層膜に電子線を照射してこれらの積層膜を同時に改質することを特徴とする積層膜の改質方法。

【 請求項 3 】

請求項 1 または請求項 2 に記載の積層膜の改質方法によって得られる積層膜であって、第 1 の低誘電率材料と第 2 の低誘電率材料は、それぞれケイ素 - 酸素 - 炭素 - 水素系の異なる密度を有する低誘電体組成物からなる特徴とする積層膜。

【 請求項 4 】

上記第 1 の低誘電率材料からなる下層膜は多孔質であることを特徴とする請求項 3 に記載の積層膜。

【 請求項 5 】

[続きあり]

エアギヤツプ

審査請求 未請求 請求項の数27 O L

(全13頁)

(43)公開日 平成16年(2004)5月27日

(51) Int. Cl. 7
H01L 21/768

テ-マコード(銜)
5F033

F I
H01L 21/90

N

(21)特願2003-372547

(22)平成15年(2003)10月31日

優(31)60/422956

先(32)平成14年(2002)10月31日

権(33)米国(US)

優(31)10/693200

先(32)平成15年(2003)10月24日

権(33)米国(US)

【Fターム】5F033 HH04 HH05 HH11 JJ11
KK11 MM02 PP11 PP27
QQ09 QQ25 QQ37 QQ48

[続きあり]

(71)出願人 日本エー・エス・エム株式会社

東京都多摩市永山6丁目23番1

(72)発明者 ディベンドラ・クマール

(54)【発明の名称】エアギャップを有する多孔構造を有する半導体素子及びその製造方法

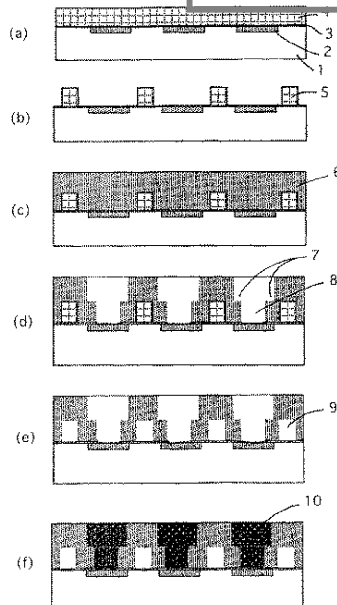
SAMPLE

(57)【要約】 (修正有)

【課題】低k値ばかりでなく、優れた機械的特性、熱安定性、及びデュアルダマシ構造用の銅との適用能力を有する半導体素子を製造する。

【解決手段】半導体素子を製造するための方法は、(i)ベンゾシクロブテンのような有機ポリマーから作られた犠牲層4をその上に回路が形成された基板1上に蒸着する工程と、(ii)エアギャップが形成されるべき部分5を除いて犠牲層をエッチングする工程と、(iii)エアギャップ用の部分が低誘電率層内に完全に埋没するまで基板上に低誘電率層6を蒸着する工程と、(iv)それを通じるビア孔8及びトレンチ7を形成するべく低誘電率層をエッチングする工程と、(v)工程(iv)の前または後にエアギャップ用の部分を除去する工程と、(vi)銅で満たされるようビア及びトレンチ内に銅10を蒸着する工程であって、その結果銅が基板の表面と接触するところの工程と、から成る。

【選択図】図1



【技術分野】

【0001】

本発明は多孔構造及びボイド(エアギャップ)を有する半導体素子を製造する方法に関し、特に犠牲膜の選択エッチングに関連する方法に関する。

【特許請求の範囲】

【請求項1】

半導体素子を製造するための方法であって、(i)その上に形成された回路を有する基板上に犠牲層を蒸着する工程と、(ii)エアギャップが形成されるべき部分を除いて犠牲層をエッチングする工程と、(iii)エアギャップ用の部分が低誘電率層内に完全に埋没されるまで、基板上に低誘電率層を蒸着する工程と、(iv)それを

通じるビア及びトレンチを形成するべく低誘電率層をエッチングする工程と、(v)工程(iv)の前または後に、犠牲層のエアギャップ用の部分を除去する工程と、(vi)ビア及びトレンチ内に銅を蒸着し、基板の表面に接触するよう銅で満たす工程と、から成る方法。

【請求項2】

請求項1に記載の方法であって、工程(v)は工程(iv)の後に実行される、ところの方法。

【請求項3】

請求項1に記載の方法であって、工程(iii)は、第1の低誘電率層及びエアギャップ用の部分が等しい高さになるまで基板上に第1の低誘電率層を蒸着する工程と、第1の低誘電率層及びエアギャップ用の部分上に第2の低誘電率層を蒸着する工程と、から成る方法。

[続きあり]

SAMPLE

製造装置

(51) Int. Cl. ⁷	テ-マコード (銜)	F I	
H01L 21/31	4K030	H01L 21/31	C
C23C 16/509	4K044	C23C 16/509	
C23C 28/00	5F045	C23C 28/00	C
C23C 28/04		C23C 28/04	

(21)特願2004-12826

(22)平成16年(2004)1月21日



【Fターム】4K030 AA06 AA16 BA40 BA44
CA04 EA03 FA03 KA47
LA15

[続きあり]

(71)出願人 日本エー・エス・エム株式会社
(72)発明者 辻 直人 (外3名)

東京都多摩市永山6丁目23番1

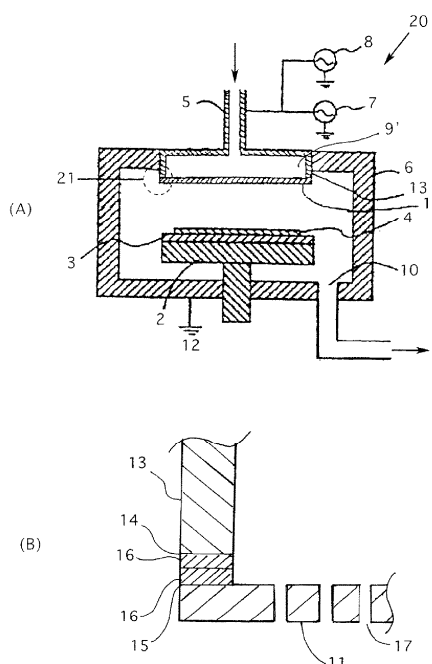
(54)【発明の名称】薄膜製造装置及びその方法

(57)【要約】

【課題】連続成膜処理によって膜特性が変化を生じないプロセス的に安定な薄膜製造装置及びその方法を提供する。

【解決手段】プラズマ法により被処理体上に薄膜を形成するための薄膜製造装置であって、反応チャンバと、反応チャンバ内で被処理体を載置するためのサセプタであって、プラズマ放電の一方の電極を兼ねるところのサセプタと、反応チャンバ内であって、サセプタと対向して実質的に平行に設置されたシャワーヘッドであって、シャワーヘッドは中空構造のボディと多数の細孔を有するシャワープレートとから成り、プラズマ放電のもう一方の電極を兼ねるところのシャワーヘッドと、から成り、ボディとシャワープレートは所定の手段によって結合され、その結合面の一方または両方が表面処理されていることを特徴とする薄膜製造装置。

【選択図】図2



【技術分野】

【0001】

本発明は、プラズマCVD法を使った薄膜製造装置及びその成膜方法に関し、特に連続成膜時における膜特性の変化を防止する薄膜製造装置及びその方法に関する。

【特許請求の範囲】

【請求項1】

プラズマCVD法により被処理体上に薄膜を形成するための薄膜製造装置であって、反応チャンバと、前記反応チャンバ内で前記被処理体を載置するためのサセプタであって、プラズマ放電の一方の電極を兼ねるところのサセプタと、前記反応チャンバ内であって、前記サセプタと対向して実質的に平行に設置されたシャワーヘッドであ

って、前記シャワーヘッドは中空構造のボディと多数の細孔を有するシャワープレートとから成り、プラズマ放電のもう一方の電極を兼ねるところのシャワーヘッドと、前記シャワーヘッドに接続された少なくともひとつの高周波電源と、から成り、前記ボディと前記シャワープレートは所定の手段によって結合され、その結合面の一方または両方が表面処理されていることを特徴とする薄膜製造装置。

【請求項2】

請求項1に記載の装置であって、前記表面処理は陽極酸化処理である、ところの装置。

【請求項3】

請求項1に記載の装置であって、前記表面処理はフッ化アルミニウム被覆処理である、ところの装置。

[続きあり]

その他

審査請求 未請求 請求項の数10 O L

(全18頁)

(43)公開日 平成16年(2004)8月19日

(51) Int. Cl. 7	テ-マコード (銜)	F I	(21)特願2003-24300
H01L 21/3205	5F033	H01L 21/88	K
H01L 21/304		H01L 21/304	622 X
H01L 21/768		H01L 21/90	K

(22)平成15年(2003)1月31日



【Fターム】5F033 HH11 HH18 HH21 HH32
HH33 JJ01 JJ11 JJ21
JJ32 KK11 KK18 KK21

[続きあり]

(71)出願人 NECエレクトロニクス株式会社
(72)発明者 柴 和利 (外1名)

神奈川県川崎市中原区下沼部1753番地

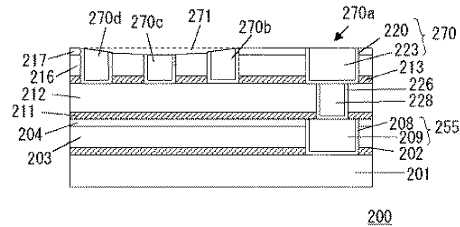
(54)【発明の名称】半導体装置およびその製造方法

(57)【要約】

【課題】配線間の容量を低減させた半導体装置の製造工程を提供する。

【解決手段】半導体装置200は、半導体基板(不図示)と、半導体基板上に設けられ、梯子型水素化シロキサンにより構成された第二配線間絶縁膜216と、第二配線間絶縁膜216上に設けられた第二保護膜217と、第二配線間絶縁膜216および第二保護膜217中に形成された上層配線270と、を含む。ここで、第二配線間絶縁膜216はたとえば、L-Ox^TM(商標)膜により構成され、第二保護膜217はたとえばシリコン酸化膜により構成される。

【選択図】 図4



【発明の属する技術分野】

本発明は、低誘電率膜により構成された配線間絶縁膜を含む半導体装置およびその製造方法に関し、とくに配線密度が高い密集領域を有する半導体装置およびその製造方法に関する。

【特許請求の範囲】

【請求項1】

半導体基板と、前記半導体基板上に設けられ、梯子型水素化シロキサンにより構成された低誘電率膜と、前記低誘電率膜上に設けられた保護膜と、前記低誘電率膜および前記保護膜中に形成された金属配線と、を含むことを特徴とする半導体装置。

【請求項2】

請求項1に記載の半導体装置において、前記保護膜は、前記低誘電率膜よりも化学機械研磨処理における研磨耐性が高い材料により構成されたことを特徴とする半導体装置。

【請求項3】

請求項1または2に記載の半導体装置において、前記保護膜は、シリコン酸化膜であることを特徴とする半導体装置。

【請求項4】

請求項1乃至3いずれかに記載の半導体装置において、前記梯子型水素化シロキサンは、633nmの波長における屈折率が1.38以上1.40以下であることを特徴とする半導体装置。

[続きあり]

掲載特許一覧表

公報番号順 (昇順)

公開番号	出願人	発明の名称	出願日	優先権	分類
特開 2003-264189	日本エー・エス・エム株式会社	低誘電率層間絶縁膜を形成する方法	2003/01/29	有	改質処理
特開 2003-318258	三星電子株式会社	低誘電率絶縁膜を利用したデュアルダマシン配線の形成方法	2003/04/14	有	レジスト除去
特開 2004-006633	松下電器産業株式会社	電子デバイスの製造方法	2003/01/17	有	ビア形成
特開 2004-006890	東京応化工業株式会社	多層配線構造の形成方法	2003/05/27	無	レジスト除去
特開 2004-064089	三星電子株式会社	ハイブリッド型低誘電率物質と炭素を含まない無機充填材を使用する微細電子素子のデュアルダマシン配線の製造方法	2003/07/24	有	ビア形成
特開 2004-072080	株式会社東芝	半導体装置の製造方法および半導体装置	2003/06/05	有	ビア形成
特開 2004-146800	インターナショナル・ビジネス・マシーンス・コーポレーション	相互接続構造の製造方法およびその構造	2003/09/04	有	ビア形成
特開 2004-153280	日本エー・エス・エム株式会社	エアギャップを有する多孔構造を有する半導体素子及びその製造方法	2003/10/31	有	エアギャップ
特開 2004-200626	株式会社半導体プロセス研究所	半導体装置及びその製造方法	2003/01/17	有	その他
特開 2004-214648	インターナショナル・ビジネス・マシーンス・コーポレーション	ブリッジ後メタライゼーション形成手順を用いた強固な超低誘電率の相互接続構造	2003/12/18	有	エアギャップ
特開 2004-221104	松下電器産業株式会社	半導体装置とその製造方法	2003/01/09	無	ビア形成
特開 2004-221439	松下電器産業株式会社	電子デバイスの製造方法	2003/01/17	無	ビア形成
特開 2004-221444	NECエレクトロニクス株式会社	半導体装置の製造方法	2003/01/17	無	エアギャップ
特開 2004-228173	後藤 俊夫	有機系低誘電率層間絶縁膜のエッチング方法および装置	2003/01/20	無	ビア形成
特開 2004-228174	後藤 俊夫	有機系低誘電率層間絶縁膜のエッチング方法および装置	2003/01/20	無	ビア形成
特開 2004-235550	NECエレクトロニクス株式会社	半導体装置およびその製造方法	2003/01/31	無	その他
特開 2004-241620	株式会社半導体先端テクノロジーズ	デュアルダマシン構造の形成方法、および半導体装置の製造方法	2003/02/06	無	レジスト除去
特開 2004-247417	株式会社ルネサステクノロジ	半導体装置の製造方法	2003/02/12	無	レジスト除去
特開 2004-253671	株式会社ルネサステクノロジ、松下電器産業株式会社	電子デバイスの製造方法	2003/02/21	無	ビア形成
特開 2004-274053	三星電子株式会社	ビアコンタクト構造体形成方法	2004/03/04	有	ビア形成
特開 2004-281837	株式会社日立製作所	半導体装置の製造方法	2003/03/18	無	レジスト除去
特開 2004-303786	東京エレクトロン株式会社	電子ビーム処理方法及び電子ビーム処理装置	2003/03/28	無	改質処理
特開 2004-311532	株式会社半導体先端テクノロジーズ、日立化成工業株式会社	多孔質膜の形成方法	2003/04/02	無	改質処理
特開 2004-311545	松下電器産業株式会社	半導体装置の製造方法及び高融点金属膜の堆積装置	2003/04/03	無	ビア形成
特開 2004-311617	JSR株式会社	レジスト材及び / 又は平坦化材の除去方法	2003/04/04	無	レジスト除去
特開 2004-319560	株式会社荏原製作所	デバイス製造方法及びデバイス製造装置	2003/04/11	無	改質処理