

【分類】絶縁形コンバータ

【小分類】変換

【公報番号】特開平 9-9615	【出願日】1995/6/16
【出願人】松下電器産業	

【目的】(要約)

電圧共振及び電流共振双方の活用によってスイッチング損失およびノイズを低減した低価格のスイッチング電源装置を提供する。

【作用】

スイッチング素子がオフのときは半波電圧共振を実現でき、スイッチング素子がオンのときは半波電流共振を実現できる。スイッチング素子がオンになる際は、スイッチング素子に並列のキャパシタのみならず、等価的にスイッチング素子に並列に存在するスイッチング素子や単方向性導通素子の寄生容量およびトランスの分布容量などに蓄えられたエネルギーを放電してからターンオンするのでスパイク電流の発生が無く、スイッチング手段がオフになる際は、トランスの漏れインダクタンスの影響によるスパイク電圧の発生が無い。トランスの漏れインダクタンスまたはインダクタとキャパシタとの共振によって、第2単方向導通素子(例えばダイオード)のゼロ電流スイッチングが達成され、ダイオードのターンオフリカバリの発生を無くすることができるので、低ノイズで高効率のスイッチング

電源を実現することができる。

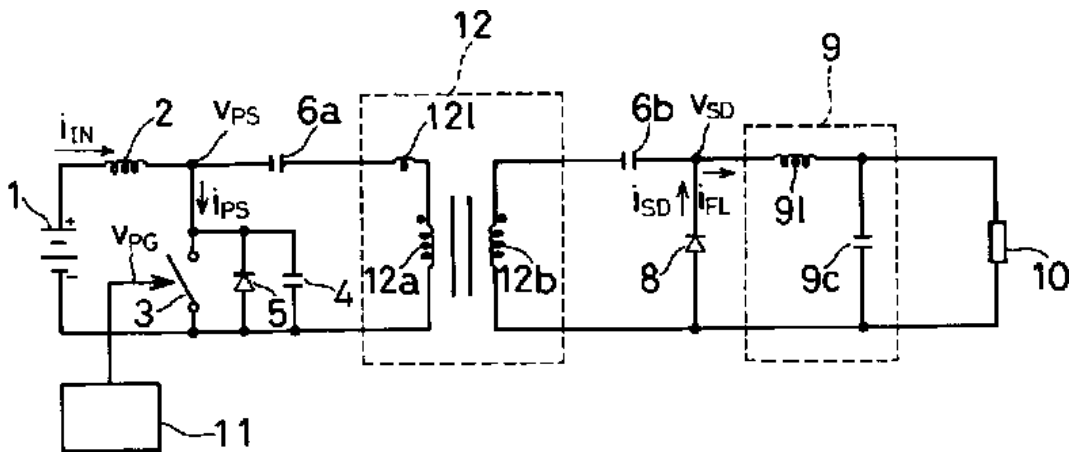
【発明の効果】

本発明によれば、第2単方向性導通素子を流れる電流を概略半波電流共振波形とすることで第2単方向性導通素子のゼロ電流スイッチングを達成し、これによって、単方向性導通素子として使用されるダイオードのターンオフリカバリの発生を無くすることができる。また、スイッチング素子に印加される電圧は概略半波電圧共振波形となり、これによってスイッチングノイズを最小限にすることができる。さらに、スイッチング素子のターンオンの際、スイッチング素子の寄生容量およびトランスの分布容量に蓄えられたエネルギーを放電してからターンオンするのでスパイク電流の発生が無く、スイッチング素子のターンオフの際、トランスの漏れインダクタンスの影響によるスパイク電圧の発生もない。ノイズが少ないため効率もよい。さらに、スイッチング素子がローサイドの1個だけでよくなるので、2個必要であった従来の装置に比べて駆動回路も簡素化され、安価なスイッチング電源装置を実現できる。

【分 類】絶縁形コンバータ

【小分類】変換

特開平 9-9615



【図 3】本発明の第 2 実施例に係るスイッチング電源装置を示す回路構成図

【符号説明】 1：入力直流電圧源、2、7、91：インダクタ、3、13、15：スイッチング素子、4、6、6a、6b、9c、17：キャパシタ、5、8、14、16：ダイオード（単方向性導通素子）、9：平滑回路、10：負荷、11、18：制御回路、12：トランス、12a：トランスの1次巻線、12b：トランスの2次巻線、12l：トランスの漏れインダクタンス等を1次側に換算したインダクタンス

【分類】非絶縁形DC / DCコンバータ

【小分類】変換

【公報番号】特開平 9-93947	【出願日】1995/9/27
【出願人】長野日本無線	

【解決手段】（要約）

直流電源 2 に接続可能な容量性素子 4 と、少なくとも容量性素子 4 と直流電源 2 とを直列接続した第 1 の閉ループ回路を形成するための第 1 のスイッチ手段 4 2 と、少なくとも容量性素子 4 と誘導性素子 4 3 との直列共振回路を含む第 2 の閉ループ回路を形成するための第 2 のスイッチ手段 4 1 と、第 1 および第 2 のスイッチ手段 4 2 , 4 1 を交互に作動させるスイッチ制御手段 1 0 とを備え、直列共振回路に基づく回路周波数はスイッチ制御手段 1 0 が第 1 のスイッチ手段 4 2 を作動する繰り返し周波数よりも高い周波数に設定され、少なくともスイッチ制御手段 1 0 によって第 2 のスイッチ 4 1 が作動されたときに、直列共振回路の共振に基づく交流電力を第 2 の閉ループ回路から出力する。

【課題】（作用）

装置の小型化を図ることができると共に変換効率を向上させ、しかも、発生する高調波成分を低減させることができる電源装置を提供

する。

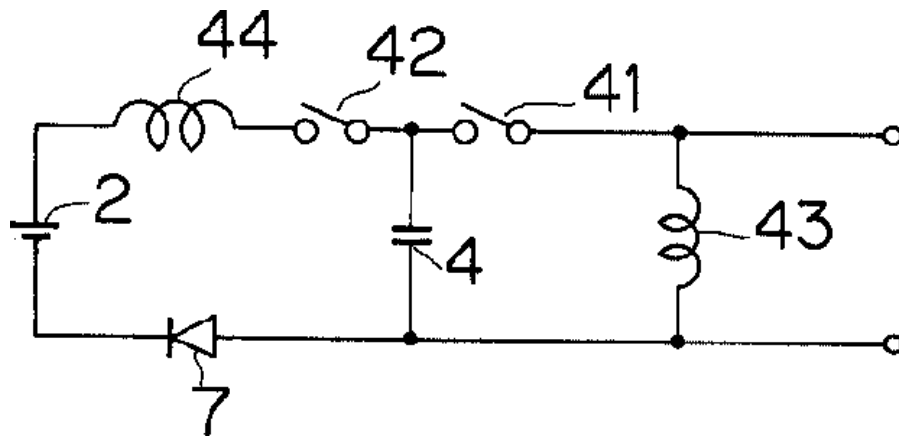
【発明の効果】

本発明に係る電源装置によれば、第 1 のスイッチ手段のスイッチング時間と第 2 のスイッチ手段のスイッチング時間の両者に基づく 1 周期中に、第 2 の閉ループ回路内において、容量性素子の充放電が少なくとも 1 回行われるため、1 回のスイッチングで常に 1 回のスイッチングロスを生じる従来のスイッチング電源と比べて、スイッチングロスを低下させて変換効率を向上させることができる。また、第 2 の閉ループ回路における共振周波数および固有周波数を高い周波数に設定することができるので、第 2 の閉ループ回路内の誘導性素子を小型化することができる。さらに、本発明に係る電源装置によれば、第 2 の閉ループ回路において誘導性素子を流れる電流波形が直列共振回路によって正弦波に維持されるので、高調波成分が極めて少なく、この結果、誘導性素子のコアロスやノイズの発生を殆どなくすることができる。

【分 類】非絶縁形DC / DCコンバータ

【小分類】変換

特開平 9-93947



【図 3】本発明の他の実施形態に係る電源装置の動作原理図である

【符号説明】 1 : 電源装置、 2 : 直流電源、 3 : トランス、 3 a : 一次コイル、 3 b : 二次コイル、 4 : 電荷蓄積用コンデンサ、 5 : F E T、 6 : F E T、 7 : ダイオード、 8 : ダイオードブリッジ、 9 : 平滑用コンデンサ、 1 0 : 制御部、 3 1 : 電源装置、 3 2 : ダイオードブリッジ、 4 1 : スイッチ、 4 2 : スイッチ、 4 3 : コイル、 4 4 : コイル、 4 8 : ダイオード、 4 9 : NチャンネルMOS - F E T

【分類】力率改善回路

【小分類】変換

【公報番号】特開平 8-280178	【出願日】優 1995/4/7
【出願人】フィリップス エレクトロニクス ネムローゼ フェンノートシャップ	

【課題】(要約)
 原理的には損失無しで、図1に示された従来の直流分離出力電圧発生用回路装置を变形する。

【課題を解決するための手段】(作用)
 本発明によると、この目的は交流入力電圧が印加され得て且つ整流された電圧を得ることができる直流出力端子を有する第1整流装置によって、第1周波数の少なくとも実質的に正弦波状交流入力電圧から、少なくとも直流出力電圧を発生するための回路装置であって、第1インダクタンスと第2整流装置及び第1フィルタキャパシタンスがこの順序で直流出力端子へ並列に接続された直列配置を構成する第1インダクタンスと第2整流装置及び第1フィルタキャパシタンスと、2個の入力端子を有するスイッチモード電源であって、それらの入力端子によりスイッチモード電源が第1フィルタキャパシタンスへ並列に配設され、且つそれらの入力端子の間にスイッチモード電源が第2周波数において導通状態と阻止状態とに交互に切り換え得て且つ1個又は複数個の直流出力電圧を得ることができる第2インダクタンスとスイッチング装置との直列配置を具えるスイッチモード電源と、同じく第1インダクタンスと第2整流装置との間の接合点を第2インダクタンスとスイッチン

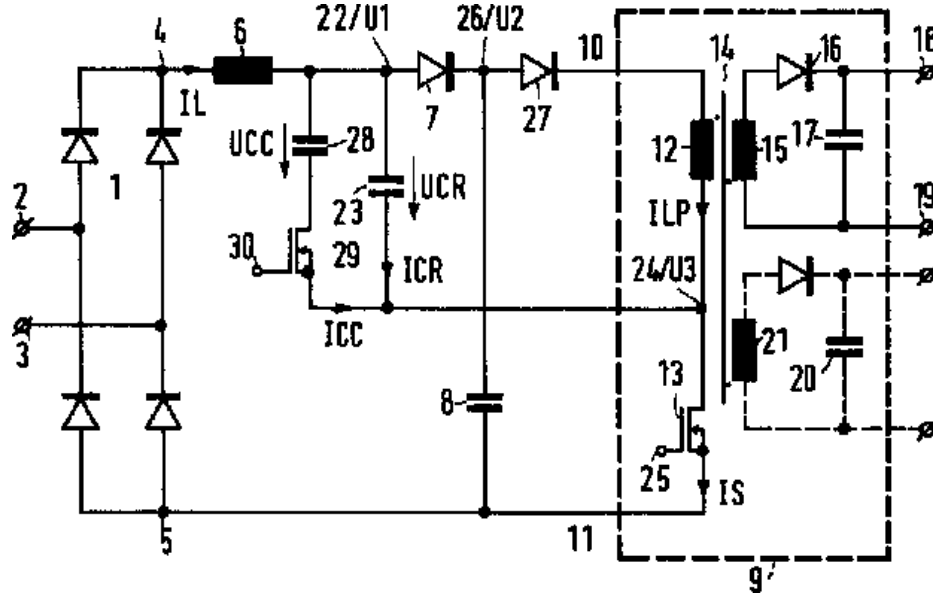
グ装置との間の接合点と結合する第1制御キャパシタンスと、同じく二つの接合点の間の第1制御キャパシタンスへ並列に配設された第2制御キャパシタンスと第2スイッチング装置との直列配置とを具えており、第1インダクタンスと第1制御キャパシタンスとはそれにより決定される共振周波数が第2周波数よりも大きく且つ第2周波数が第1周波数に対して大きいように選択されて、一方第2制御キャパシタンスが第1制御キャパシタンスに対して大きいように選択されるような方法で寸法決めされることにより解決される。

【課題を解決するための手段】(効果)
 本発明による回路装置においては、2個の制御キャパシタンスが電源電流の低周波数歪みを低減するためにアップコンバータの機能を引き継ぐばかりでなく、スイッチング装置から発生する高周波数妨害を減衰する、特に非導通状態への遷移に際してスイッチング装置を横切る電圧の上昇時間の低減する機能をも引き継いで、且つスイッチング装置において生じる最大カットオフ電圧の制限をも引き継いでいる。既知の消費的な減衰部材と比較して、本発明による回路装置にはオーミック損失が生じないので、この回路装置は少ししか加熱されず且つその効率が高められる。

【分 類】力率改善回路

【小分類】変換

特開平 8-280178



【図 5】正弦波状入力電圧から少なくとも一つの直流電圧を発生するための本発明による回路装置の一実施例を示す基本的な回路図である

【符号説明】 1：第 1 整流装置、2, 3：交流入力端子、4, 5：直流出力端子、6：コイルすなわち第 1 インダクタンス、7：ダイオードすなわち第 2 整流装置、8：貯蔵コンデンサすなわち第 1 フィルタキャパシタンス、9：スイッチモード電源、10, 11：入力端子、12：変圧器の一次側すなわち第 2 インダクタンス、13：高周波数スイッチすなわちスイッチング装置、16：出力ダイオード、17：出力コンデンサ、18, 19：直流出力端子、22：第 1 インダクタンスと第 2 整流装置との間の接合点、23：コンデンサすなわち第 1 制御キャパシタンス、24：第 2 インダクタンスとスイッチング装置との間の接合点、25：スイッチング装置のゲート、27：ダイオード、28：コンデンサすなわち第 2 制御キャパシタンス、29：第 2 スwitching 装置、30：第 2 スwitching 装置のゲート、ICC：第 2 制御キャパシタンスを流れる電流、ICR：第 1 制御キャパシタンスを流れる電流、IL：共振電流、ILP：変圧器の一次側における電流、U1：第 1 インダクタンスと第 2 整流装置との間の接合点、U2：第 1 フィルタキャパシタンスの電圧、U3：第 2 インダクタンスとスイッチング装置との間の接合点の電圧、U25：スイッチング装置のゲートの電圧、U30：第 2 スwitching 装置のゲートの電圧、UCC：第 2 制御キャパシタンスの電圧、UCR：第 1 制御キャパシタンスの電圧

【分 類】部分共振・補助スイッチ

【小分類】変換

【公報番号】特開平 8-308219	【出願日】優 1994/11/1
【出願人】サンケン電気	

【課題】（要約）

チョッパ型 DC - DC コンバータのスイッチング損失を低減する。

【発明が解決しようとする課題】（作用）

本発明はスイッチング損失やサージ電圧及び電流等を低減できるチョッパ型 DC - DC コンバータを提供することを目的とする。

【発明の効果】

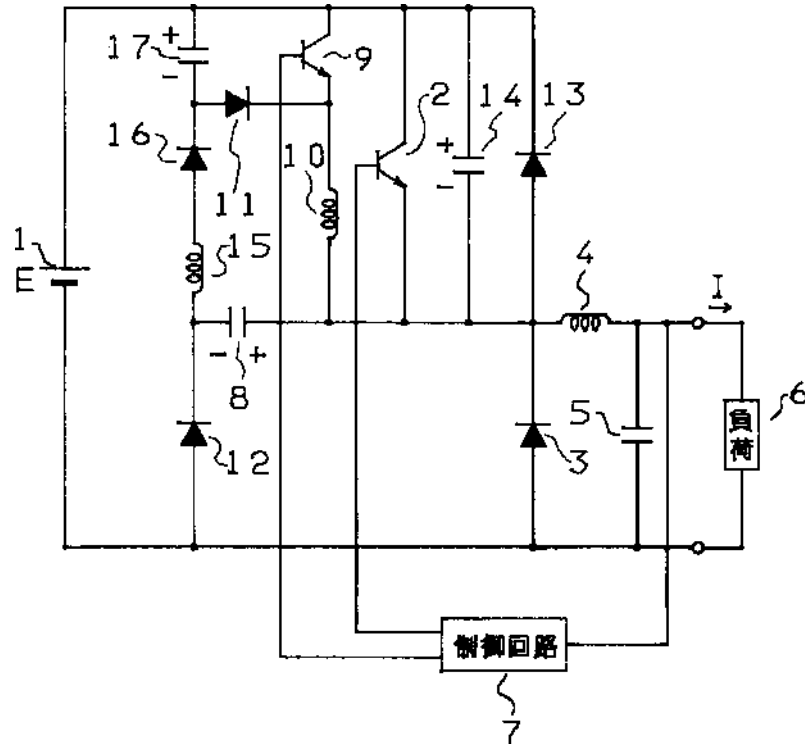
本発明によれば、スイッチング素子のゼロ電圧又はゼロ電流スイッチングを容易に達成できるので、スイッチング素子の電圧波形と電流波形との重複部分を少なくしてチョッパ型 DC - DC コンバータのスイッチング素子のオン・オフ動作時の電力損失、即ちスイッチング損失を低減することができる。また、共振リアクトルと共振用コンデンサとの共振作用により、チョッパ型 DC - DC コンバータのスイッチング素子のスイッチング動作時におけるサージ電圧、サージ電流及びノイズを低減することができる。また、第 1 の共振用コンデンサの充電電圧が最大値に達しかつ第 3 の共振用コンデンサの電圧が 0 V になるまで放電したとき以降に補助スイッチング素子をオン状態からオフ状態にするので、補助スイッチング素子をオフ状態にする時刻を明確に設定できる。更に、エネルギー帰還用整流素子を追加接続した場合は、第 3 の共振用コンデンサの充電電圧の最大値が電源電圧（降圧コンバータの場合）又は出力電圧（昇圧コンバータの場合）より高くなることを防止し

て、チョッパ型 DC - DC コンバータの電力損失をより低減することが可能である。また、逆充電防止用整流素子を第 3 の共振用コンデンサ又は補助スイッチング素子と並列に接続した場合は、第 3 の共振用コンデンサが逆極性で充電されることを防止して、チョッパ型 DC - DC コンバータの電力損失をより低減することが可能である。また、補助スイッチング素子及び第 1 の共振用リアクトルと直列に放電防止用整流素子を接続した場合は、補助スイッチング素子の寄生コンデンサの放電による電力損失を削減して、チョッパ型 DC - DC コンバータの電力損失をより低減することが可能である。また、第 3、第 4 の補助還流用整流素子及び第 4 の共振用コンデンサを追加接続した場合は、補助スイッチング素子のターンオフ時における第 3 の共振用コンデンサの充電時間が長くなり、補助スイッチング素子のターンオフ時のゼロ電圧スイッチングがより確実になるので、スイッチング損失を更に低減してチョッパ型 DC - DC コンバータの電力損失をより低減することが可能である。また、補助スイッチング素子を使用しない方式においては、簡素な回路構成でスイッチング素子のオン・オフ動作時のスイッチング損失及びサージ電圧、サージ電流及びノイズを低減することができるので、部品点数を削減して製造コストを削減できると共にチョッパ型 DC - DC コンバータの電力損失をより低減することが可能である。

【分 類】部分共振・補助スイッチ

【小分類】変換

特開平 8-308219



【図 1】本発明による降圧チョッパ型 DC - DC コンバータの一実施形態を示す電気回路図

【符号説明】 1：直流電源、 2：主トランジスタ（主スイッチング素子）、 3：主還流用ダイオード（主還流用整流素子）、 4：リアクトル、 5：出力コンデンサ、 6：負荷、 7：制御回路、 8， 14， 17， 23：第 1～第 4 の共振用コンデンサ、 9：補助トランジスタ（補助スイッチング素子）、 10， 15：第 1，第 2 の共振リアクトル、 11， 12， 22， 24：第 1～第 4 の補助還流用ダイオード（第 1～第 4 の補助還流用整流素子）、 13， 35～40：循環電流用ダイオード（循環電流用整流素子）、 16：共振電流用ダイオード（共振電流用整流素子）、 18：エネルギー帰還用ダイオード（エネルギー帰還用整流素子）、 19：逆充電防止用ダイオード（逆充電防止用整流素子）、 20：放電防止用ダイオード（放電防止用整流素子）、 21：限流リアクトル、 25：単相商用交流電源（交流電源）、 26：三相商用交流電源（交流電源）、 27：単相整流ブリッジ回路（整流回路）、 28：三相整流ブリッジ回路（整流回路）、 29～34：交流 - 直流変換用トランジスタ（交流 - 直流変換用スイッチング素子）、 41：三相交流 - 直流コンバータ回路（交流 - 直流コンバータ回路）、 42：電源部共振用コンデンサ、 A， B：昇圧チョッパ型 DC - DC コンバータ

【分類】照明用電源（圧電トランス方式含む）

【小分類】変換

【公報番号】特登 2730506	【出願日】1995/2/27
【出願人】日本電気株式会社	

【請求項 1】

ゼロボルトスイッチングを利用した圧電トランス型 DC / DC コンバータにおいて、前記圧電トランスの入力端子間容量 C_{d1} と共振させるため、前記圧電トランスの一方の入力端子に直列に接続されたインダクタンスの値を L_s とし、前記圧電トランスの共振周波数を f_o としたとき、 L_s と C_{d1} の共振周波数 f_R が f_o よりずれるような値に設定したことを特徴とするゼロボルトスイッチングを利用した圧電トランス型 DC / DC コンバータ。

【請求項 2】

前記ゼロボルトスイッチングを利用した圧電トランス型 DC / DC コンバータの出力電圧と基準電圧の誤差電圧によって、発振周波数を変化させ、出力電圧を一定に保つようにしたことを特徴とする請求項 1 記載のゼロボルトスイッチングを利用した圧電トランス型 DC / DC コンバータ。

【請求項 3】

前記共振周波数 f_R が前記圧電トランスの共振周波数 f_o より低くなるよう異ならせた請求項 1 のゼロボルトスイッチングを利用した圧電トランス型 DC / DC コンバータ。

【課題を解決するための手段】（作用）

本発明の DC / DC コンバータは、圧電トランスの入力端子間容量 C_{d1} と共振させるため、圧電トランスの入力端子間容量 C_{d1} と共振させるため、圧電トランスの一方の入力端子に直列に接続されたインダクタンスの値を L_s とし、圧電トランスの共振周波数を f_o としたとき、 L_s と C_{d1} の共振周波数が f_o よりずれるような値に設定している。

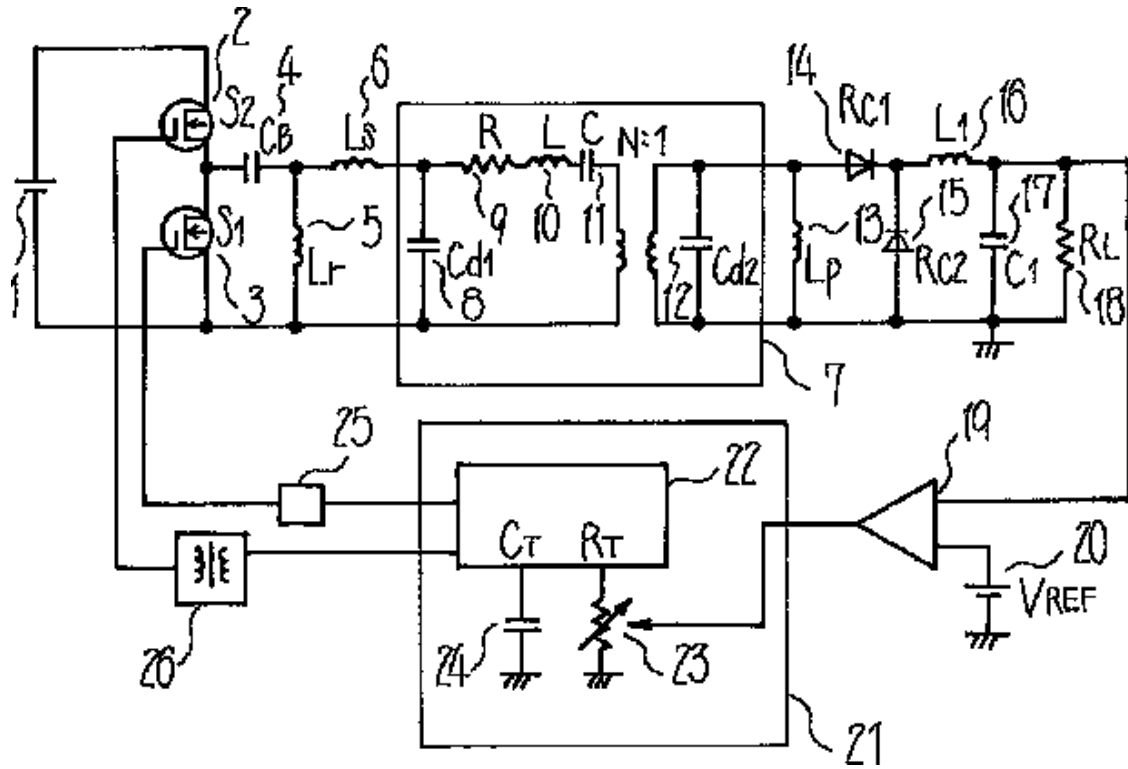
【発明の効果】

本発明は、圧電トランスの周辺回路、特に入力共振用コイルの値を適切な値に設定することで、負荷抵抗が変動しても効率が高い状態で出力電圧を一定に制御することができるという効果が得られる。

【分類】照明用電源（圧電トランス方式含む）

【小分類】変換

特登 2730506



【図1】本発明の一実施例を示す回路図

【符号説明】 1：入力電源、2, 3：スイッチ、4：コンデンサ、5：コイル、6：コイル、7：圧電トランス等価回路、8：等価入力コンデンサ、9：等価抵抗、10：等価コイル、11：等価コンデンサ、12：等価出力コンデンサ、13：コイル、14, 15：ダイオード、16：コイル、17：コンデンサ、18：負荷抵抗、19：誤差増幅器、20：基準電圧、21：VOC、22：パルス発生器、23：時定数用抵抗、24：時定数用コンデンサ、25, 26：ドライバー